

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-164886

(43)Date of publication of application : 16.06.2000

(51)Int.Cl. H01L 29/786
H01L 21/336

(21)Application number : 11-330594 (71)Applicant : SAMSUNG ELECTRONICS CO LTD

(22)Date of filing : 19.11.1999 (72)Inventor : KIM DONG-GYO

(30)Priority

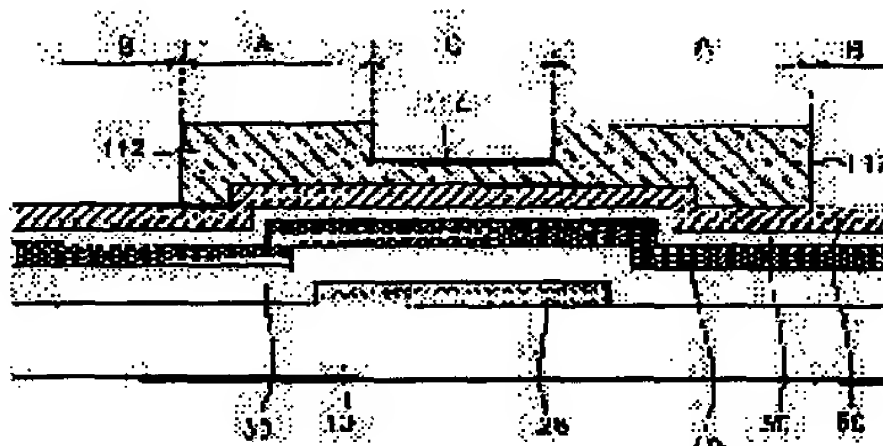
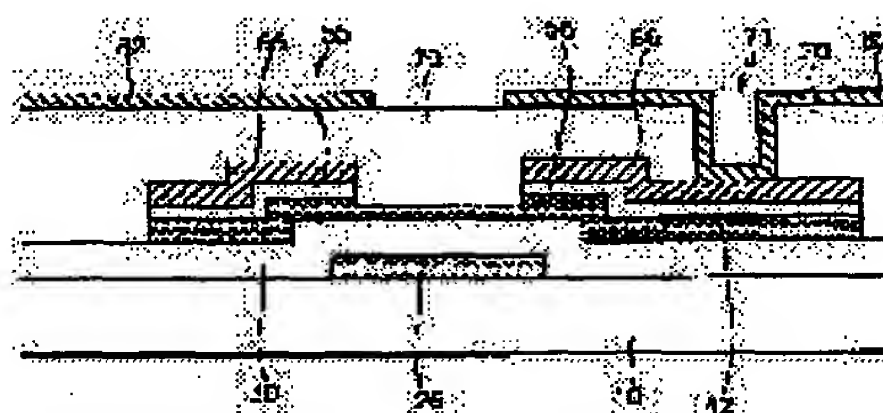
Priority number : 98 9849710 Priority date : 19.11.1998 Priority country : KR
99 9917189 13.05.1999 KR

(54) THIN-FILM TRANSISTOR SUBSTRATE AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a new thin-film transistor substrate capable of reducing the of masks.

SOLUTION: This method includes a step where a gate wiring is formed, a step where a gate insulating film 30 is formed, a step where a semiconductor pattern 40 is formed, a step where a resistive contact layer patter 50 is formed, a step where a data wiring comprising a source electrode 65 and a drain electrode 66 is formed, and a step where a protective film pattern 70 covering the data wiring is formed. Here, the separation of source and drain electrodes 65 and 66 is performed through a photoetching process using a photosensitized film pattern, the photosensitized film pattern is positioned at least between the source electrode 65 and the drain electrode 66, and a first part having a first thickness, a second part having a second thickness which is larger than the first thickness, and a third part having a third thickness which is smaller than that of the first part are provided to the thin-film transistor substrate.



LEGAL STATUS

[Date of request for examination] 22.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000-164886
(P2000-164886A)

(43)公開日 平成12年6月16日(2000.6.16)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
H 0 1 L 29/786		H 0 1 L 29/78	6 1 6 J
21/336			6 1 6 T
			6 2 7 C

審査請求 未請求 請求項の数35 O L (全 32 頁)

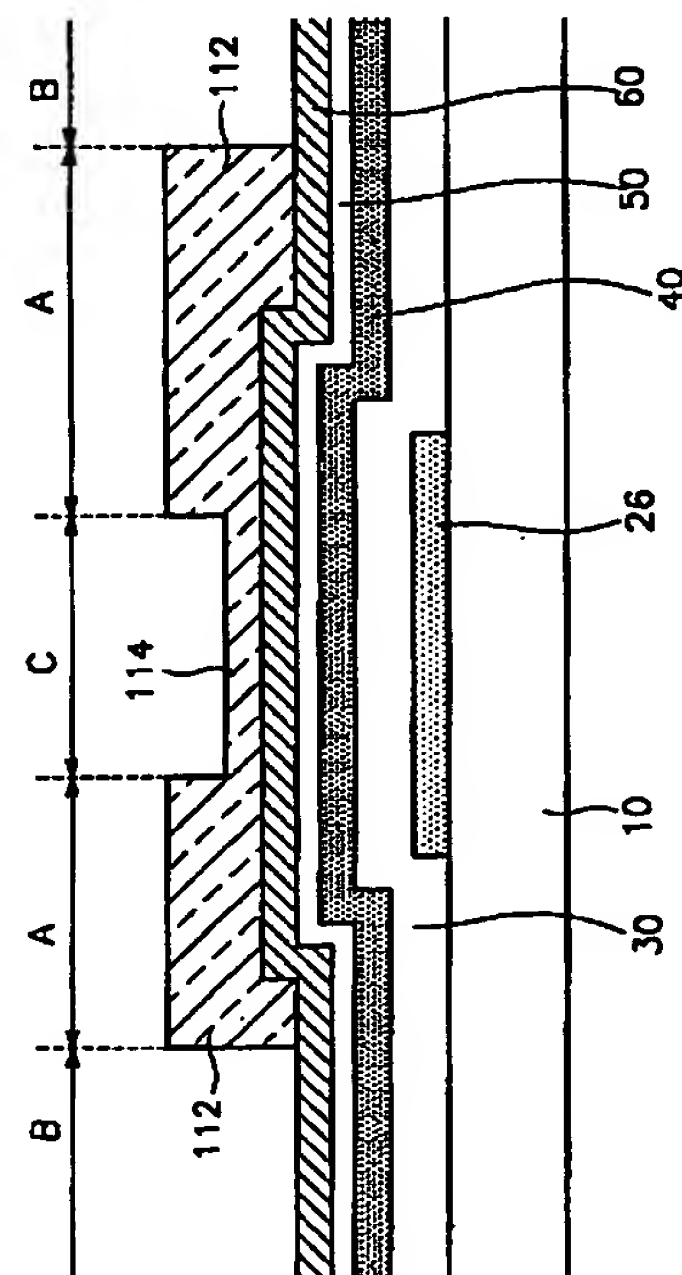
(21)出願番号	特願平11-330594	(71)出願人	390019839 三星電子株式会社 大韓民国京畿道水原市八達区梅灘洞416
(22)出願日	平成11年11月19日(1999.11.19)	(72)発明者	金 東 奎 大韓民国京畿道水原市八達区仁溪洞鮮京ア パート302棟801号
(31)優先権主張番号	1 9 9 8 P 4 9 7 1 0	(74)代理人	100094145 弁理士 小野 由己男 (外1名)
(32)優先日	平成10年11月19日(1998.11.19)		
(33)優先権主張国	韓国 (K R)		
(31)優先権主張番号	1 9 9 9 P 1 7 1 8 9		
(32)優先日	平成11年5月13日(1999.5.13)		
(33)優先権主張国	韓国 (K R)		

(54)【発明の名称】 薄膜トランジスタ基板及びその製造方法

(57)【要約】

【課題】 マスクの数を減少することができる新しい薄膜トランジスタ基板の製造方法を提供する。

【解決手段】 ゲート配線を形成する段階；ゲート絶縁膜30を形成する段階；半導体パターン40を形成する段階；抵抗性接触層パターン50を形成する段階；ソース電極65およびドレイン電極66を含むデータ配線を形成する段階；データ配線を覆う保護膜パターン70を形成する段階；とを含み、ソース及びドレイン電極65、66の分離は感光膜パターンを用いた写真エッチング工程を通じて行われ、感光膜パターンは少なくともソース電極65及びドレイン電極66の間に位置し、第1厚さを有する第1部分と第1厚さより厚い第2厚さを有する第2部分及び第1部分より厚さが薄い第3厚さを有する第3部分を含む薄膜トランジスタ基板の製造方法。



【特許請求の範囲】

【請求項 1】絶縁基板の上にゲート線およびこれと連結されたゲート電極を含むゲート配線を形成する段階、前記ゲート配線を覆うゲート絶縁膜を形成する段階、前記ゲート絶縁膜の上に半導体パターンを形成する段階、前記半導体パターンの上に抵抗性接触層パターンを形成する段階、前記接触層の上に互いに分離されて形成されており、同一な層で作られたソース電極およびドレーン電極と、前記ソース電極と連結されたデータ線とを含むデータ配線を形成する段階、前記データ配線を覆う保護膜パターンを形成する段階とを含み、前記ソース及びドレーン電極の分離は感光膜パターンを用いた写真エッチング工程を通じて行われ、前記感光膜パターンは少なくとも前記ソース電極及びドレーン電極の間に位置し、第 1 厚さを有する第 1 部分と前記第 1 厚さより厚い第 2 厚さを有する第 2 部分及び第 1 部分より厚さが薄い第 3 厚さを有する第 3 部分を含む薄膜トランジスタ基板の製造方法。

【請求項 2】前記ドレーン電極と連結された画素電極を形成する段階をさらに含む請求項 1 に記載の薄膜トランジスタ基板の製造方法。

【請求項 3】前記薄膜トランジスタ基板は液晶表示装置用である、請求項 1 または 2 に記載の薄膜トランジスタ基板の製造方法。

【請求項 4】前記第 3 厚さは厚さが無い請求項 1 に記載の薄膜トランジスタ基板の製造方法。

【請求項 5】前記写真エッチング工程に用いられるマスクは第 1 の部分と、前記第 1 の部分より少ない光を透過させる第 2 の部分と、前記第 1 及び第 2 の部分より多い量の光を透過させる第 3 の部分を含み、前記感光膜パターンは陽性感光膜であり、前記マスクの第 1、第 2、第 3 の部分は露光過程で前記感光膜パターンの第 1、第 2、第 3 の部分にそれぞれ対応するように整列される、請求項 1 から 4 のいずれかに記載の薄膜トランジスタ基板の製造方法。

【請求項 6】前記第 1 部分は光が一部だけ透過することができ、前記第 2 部分は光が殆ど遮断され、前記第 3 部分は光が殆ど透過される、請求項 5 に記載の薄膜トランジスタ基板の製造方法。

【請求項 7】前記第 1 の部分と前記第 3 の部分との間に位置しており、前記第 1 の部分と前記第 3 の部分との間の光透過率を有する第 4 の部分をさらに含む、請求項 5 または 6 に記載の薄膜トランジスタ基板の製造方法。

【請求項 8】前記マスクの第 1 の部分と第 4 の部分とは半透明膜を含む、請求項 7 に記載の薄膜トランジスタ基板の製造方法。

【請求項 9】前記第 1 の部分と前記第 4 の部分との半透

明膜は異なる幅または長さに形成される、請求項 8 に記載の薄膜トランジスタ基板の製造方法。

【請求項 10】前記マスクの第 1 の部分と第 4 の部分とは前記露光段階で用いられる光源の分解能より大きさが小さい多数のスリットパターンを含む請求項 7 に記載の薄膜トランジスタ基板の製造方法。

【請求項 11】前記第 4 の部分の前記スリットパターンの幅は前記第 1 の部分より小さいか同様であり、前記第 4 の部分の前記スリットパターンの間の間隔は前記第 1 の部分より大きいと同様である請求項 10 に記載の薄膜トランジスタ基板の製造方法。

【請求項 12】前記第 4 部分の間隔は前記第 1 部分の間隔より広い、請求項 7 に記載の薄膜トランジスタ基板の製造方法。

【請求項 13】前記第 1 の部分と第 4 の部分とはスリットパターンであり、前記第 1 の部分の間隔は前記第 4 の部分の間隔より小さい、請求項 7 に記載の薄膜トランジスタ基板の製造方法。

【請求項 14】前記第 1 の部分と第 4 の部分とはバー模様のスリットパターンを含む、請求項 7 に記載の薄膜トランジスタ基板の製造方法。

【請求項 15】前記第 1 及び第 4 の部分には、前記第 1 及び第 4 の他の部分より広い幅に形成されている第 5 の部分をさらに含む、請求項 7 に記載の薄膜トランジスタ基板の製造方法。

【請求項 16】前記マスクの第 1 部分は線型、長方形、開口部を有するリングまたは鉤形に形成されている、請求項 5 に記載の薄膜トランジスタ基板の製造方法。

【請求項 17】前記感光膜パターンの第 1 の部分はリフローを通じて形成する、請求項 1 から 6 のいずれかに記載の薄膜トランジスタ基板の製造方法。

【請求項 18】前記感光膜パターンの第 1 の部分の厚さは前記第 2 の部分の厚さの半分以下である、請求項 1 から 6 のいずれかに記載の薄膜トランジスタ基板の製造方法。

【請求項 19】前記感光膜パターンの第 2 部分の厚さは $1\ \mu\text{m}$ 乃至 $2\ \mu\text{m}$ である、請求項 18 に記載の薄膜トランジスタ基板の製造方法。

【請求項 20】前記感光膜パターンの第 1 部分の厚さは $6,000\ \text{\AA}$ 以下である、請求項 19 に記載の薄膜トランジスタ基板の製造方法。

【請求項 21】前記データ配線と前記接触層パターン及び前記半導体パターンを一つのマスクを用いて形成する、請求項 1 に記載の薄膜トランジスタ基板の製造方法。

【請求項 22】前記ゲート絶縁膜、前記半導体パターン、前記接触層パターン及び前記データ配線の形成段階は、前記ゲート絶縁膜、半導体層、接触層及び導電層を蒸着する段階、

前記導電層の上に感光膜を塗布する段階、
前記感光膜を前記マスクを通じて露光する段階、
前記感光膜を現象し、前記第２部分が前記データ配線の上部に位置するように前記感光膜パターンを形成する段階、
前記第３部分の下の前記導電層とその下部の接触層及び半導体層、前記第１部分とその下の前記金属層及び接触層、そして前記第２部分の一部の厚さをエッチングし、前記導電層、前記接触層、前記半導体層からなる前記データ配線、前記接触層パターン、前記半導体パターンを形成する段階、
前記感光膜パターンを除去する段階とを含む請求項２１に記載の薄膜トランジスタ基板の製造方法。

【請求項２３】前記データ配線、前記接触層パターン、前記半導体パターンの形成段階は、
前記第３の部分の下の前記導電層を湿式または乾式エッチングし、前記接触層を露出する段階と、
前記第３部分の下の接触層及びその下の前記半導体層を前記第１の部分と共に乾式エッチングし、前記第３の部分の下の前記ゲート絶縁膜と前記第１部分の下の前記導電層を露出すると同時に、前記半導体層からなる前記半導体パターンを完成する段階と、
前記第１の部分の下の前記導電層とその下の前記接触層とをエッチングして除去することによって、前記データ配線と前記接触層パターンとを完成する段階と、を含む請求項２１に記載の薄膜トランジスタ基板の製造方法。

【請求項２４】前記データ配線、前記接触層パターン及び前記半導体層パターンを形成する段階において、前記第３部分の下の前記ゲート絶縁膜をエッチングする段階をさらに含む、請求項２１から２３に記載の薄膜トランジスタ基板の製造方法。

【請求項２５】前記ソース電極とドレイン電極との間は、直線、ゆるやかな曲線を有する半円状または角張った角部を有する鉤形に形成する、請求項１に記載の薄膜トランジスタ基板の製造方法。

【請求項２６】前記角張った角部の前記導電層及びその下部の前記半導体層及び抵抗接触層を除去する、請求項２５に記載の薄膜トランジスタ基板の製造方法。

【請求項２７】前記ゲート配線は、前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、
前記データ配線は、前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、
前記保護膜パターン及び前記ゲート絶縁膜は、前記ゲートパッド及び前記データパッドを露出する第２及び第３接触孔を有しており、
前記第２及び第３接触孔を通じて前記ゲートパッド及び前記データパッドと連結される補助ゲートパッド及び補助データパッドを前記画素電極と同一な層で形成する段階をさらに含む、請求項１に記載の薄膜トランジスタ基

板の製造方法。

【請求項２８】前記保護膜パターンは前記感光膜パターンで作られる、請求項１に記載の薄膜トランジスタ基板の製造方法。

【請求項２９】前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、
前記データ配線は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、
前記ゲート絶縁膜、前記半導体パターン、前記接触層パターン、前記データ配線、前記保護膜パターン及び前記画素電極の形成段階は、
前記ゲート絶縁膜、半導体層、接触層及び導電体層を蒸着する段階、
前記導電体層、接触層及び半導体層をパターンニングし、前記ソース電極及びドレイン電極を連結する連結部導電体層パターンと、前記連結部の下部の連結部接触層パターン、前記半導体パターンを形成する段階、
感光膜を全面にかけて塗布する段階、
前記感光膜をマスクを通じて露光する段階、
前記感光膜を現象して第３の部分が前記ゲートパッド、前記データパッド及び前記ドレイン電極の上に位置し、前記第２の部分が前記連結部導電体層パターンの上に位置するように前記感光膜パターンを形成する段階、
前記ゲートパッドの上の前記ゲート絶縁膜を除去し、前記ゲートパッドを露出する段階、
前記ドレイン電極を覆う前記画素電極、前記ゲートパッドを覆う補助ゲートパッド及び前記データパッドを覆う補助データパッドを前記感光膜パターンの上に形成する段階、
前記第１部分をエッチングして前記連結部導電体層パターンを現すと同時に、前記第２部分をエッチングして厚さを減少する段階、
前記連結部導電体層パターンと前記連結部接触層パターンをエッチングし、前記データ配線及び前記接触層パターンを完成する段階とを含む、請求項２８に記載の薄膜トランジスタ基板の製造方法。

【請求項３０】前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受けたゲートパッドをさらに含み、
前記データ配線は前記データ線に連結されて外部から信号の伝達を受けたデータパッドをさらに含み、
前記ゲート絶縁膜、前記半導体パターン、前記接触層パターン、前記データ配線、前記保護膜パターン及び前記画素電極の形成段階は、
前記ゲート絶縁膜、半導体層、接触層及び導電体層を蒸着する段階と、
前記導電体層、接触層及び半導体層をパターンニングし、前記ソース電極及びドレイン電極を連結する連結部導電体層パターンと、前記連結部導電体層パターンの下部の

連結部接触層パターンと、前記半導体パターンを形成する段階と、
保護膜用絶縁層を全面にかけて形成する段階と、
感光膜を前記絶縁層の上に塗布する段階と、
前記感光膜をマスクを通じて露光する段階と、
前記感光膜を現象し、前記第3部分が前記ゲートパッド、前記データパッド及び前記ドレーン電極の上部に位置し、前記第2部分が前記連結部導電体層パターンの上に位置するように前記感光膜パターンを形成する段階と、
前記ゲートパッドの上の前記絶縁層と前記ゲート絶縁膜とを前記第1部分及びその下部の前記絶縁層と共に除去し、前記絶縁層で作られた前記保護膜パターンを形成すると同時に、前記ゲートパッド及び前記連結部導電体層パターンを露出する段階、
前記感光膜パターンを除去する段階、
前記ドレーン電極を覆う前記画素電極、前記ゲートパッドを覆う補助ゲートパッド及び前記データパッドを覆う補助データパッドを前記保護膜パターンの上に形成する段階、
前記連結部導電体層パターンと前記連結部接触層パターンとをエッチングし、前記データ配線及び前記接触層パターンを完成する段階とを含む、請求項1に記載の薄膜トランジスタ基板の製造方法。

【請求項31】絶縁基板の上部に形成されており、ゲート線と、前記ゲート線の分岐または一部であるゲート電極と、前記ゲート線と連結されているゲートパッドとを含むゲート配線と、
前記ゲート配線を覆っており、少なくとも前記ゲートパッドを現す第1接触孔を有するゲート絶縁膜パターンと、
前記ゲート絶縁膜パターンの上部に形成されている半導体層パターンと、
前記半導体層パターンの上部に形成されており、前記ゲート電極の上部を除外した部分は前記半導体パターンと同一な模様形成されている抵抗接触層パターンと、
前記抵抗接触層パターンの上部に同一な模様形成されており、データ線と、前記データ線と連結されているデータパッドと、ソース及びドレーン電極とを含むデータ配線と、
前記ゲート電極上部の前記半導体層と直接接しており、
前記第1接触孔の上部に形成されている第2接触孔、前記データパッドを現す第3接触孔及び前記ドレーン電極を現す第4接触孔を有する保護膜パターンと、
前記保護膜上部に形成されており、前記第4接触孔を通じて前記ドレーン電極と連結されている画素電極と、
を含む液晶表示装置用薄膜トランジスタ基板。

【請求項32】前記第2接触孔を通じて前記ゲートパッドと連結されている補助ゲートパッドをさらに含む、請求項31に記載の液晶表示装置用薄膜トランジスタ基

板。

【請求項33】前記第3接触孔を通じて前記データパッドと連結されている補助データパッドをさらに含む、請求項31に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項34】前記画素電極と前記ゲート線及び前記データ線は少なくとも一部重なっている、請求項31に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項35】前記保護膜パターンは有機絶縁物質からなる、請求項34に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置用薄膜トランジスタ基板の製造方法に関する。

【0002】

【従来の技術】液晶表示装置は現在広く用いられている平板表示装置の中の一つであって、電極が形成されている二枚の基板とその間とに挿入されている液晶層からなり、電極に電圧を印加して液晶層の液晶分子を再配列させることによって、透過される光の量を調節する表示装置である。

【0003】液晶表示装置の中でも現在主に用いられているのは、二つの基板に電極がそれぞれ形成されており、電極に印加される電圧をスイッチングする薄膜トランジスタを有する液晶表示装置であり、薄膜トランジスタは二枚の基板の中の一つに形成されるのが一般的である。

【0004】

【発明が解決しようとする課題】薄膜トランジスタが形成されている基板はマスクを用いた写真エッチング工程を通じて製造するのが一般的である。この時、生産費用を減らすためには、マスクの数を少なくするのが好ましく、現在は通常5枚または6枚のマスクが用いられている。もちろん、4枚のマスクを用いて薄膜トランジスタ基板を製造する方法に対しても公開されたことがあるが、これを実際に適用するのに難しい問題点がある。

【0005】4枚のマスクを用いた従来の液晶表示装置用薄膜トランジスタ基板の製造方法の一つの例について説明する。まず、第1のマスクを用いて基板の上に抵抗が小さいアルミニウムやアルミニウム合金などでゲート配線を形成した後、その上にゲート絶縁膜、非晶質珪素層、 n^+ 非晶質珪素層及び金属層を連続して積層する。

【0006】第2のマスクを用いて金属層、 n^+ 非晶質珪素層、非晶質珪素層の三層膜をパターンニングする。この時、ゲートパッドの上部には、三層膜パターンが残っていない、ゲート絶縁膜だけが残っている状態となる。次に、ITO(indium tin oxide)膜を積層し、第3のマスクを用いてパターンニングする。この

時、ゲートパッドの上部にはITO膜が残っていない。ITO膜をマスクにして金属層及び n^+ 非晶質珪素層をパターンニングした後、保護膜を積層する。

【0007】最後に、第4のマスクを用いて保護膜と保護膜下部のゲート絶縁膜とをパターンニングすると薄膜トランジスタ基板が完成される。ここで、最後の段階である保護膜パターンニングの段階でゲートパッド部分のゲート絶縁膜が除去される。前記のように、従来の4枚のマスクを用いた製造方法においては、アルミニウムまたはアルミニウム合金で作られたゲートパッドがそのまま漏出される。しかし、アルミニウムやアルミニウム合金は、抵抗は小さいが物理的、化学的刺激に弱いので損傷されやすい。これを補償するためには、ゲート配線を二重膜にするか、物理的、化学的損傷が少ない金属を用いるべきであるが、前者の場合には工程が複雑になり、後者の場合にはこのような金属が抵抗に大きいという問題点がある。

【0008】本発明の技術的課題は、液晶表示装置用薄膜トランジスタ基板を製造する時、マスクの数を減少することができる新しい方法を提供することにある、ゲートパッドを保護することができる液晶表示装置を四枚のマスクを用いて製造する方法を提供することにある。

【0009】

【課題を解決するための手段】前記課題を達成するために本発明は、ソース及びドレイン電極を分離する時、他の部分より厚さが薄い感光膜をソース及びドレイン電極の間に形成し、必要によってある膜をエッチングする時には下部膜がエッチングされないように保護する役割をし、他の膜がエッチングされる時には感光膜が共にエッチングされて感光膜の下部の膜を現す。

【0010】本発明によると、まず、絶縁基板の上にゲート線及びこれと連結されたゲート電極を含むゲート配線とゲート配線を覆うゲート絶縁膜及びその上の半導体パターンと抵抗性接触層パターンを形成し、その上に互いに分離されて形成されており、同一な層で作られたソース電極及びドレイン電極と、ソース電極と連結されたデータ線とを含むデータ配線を形成する。データ配線を覆う保護膜パターンを形成し、ドレイン電極と連結される画素電極を形成する。ソース及びドレイン電極の分離は感光膜パターンを用いた写真エッチング工程を通じて行われ、感光膜パターンはソース電極及びドレイン電極の間に位置し、第1厚さを有する第1部分と第1厚さより厚い厚さを有する第2部分及び厚さが無い第3部分を含む。

【0011】ここで、写真エッチング工程に用いられるマスクは光が一部だけ透過されることができる第1の部分と光が完全に透過することができない第2の部分及び光が完全に透過することができる第3の部分を含み、感光膜パターンは陽性感光膜であり、マスクの第1、第2、第3の部分は露光過程で感光膜パターンの第1、第

2、第3部分に対応するように整列されるのが好ましい。この時、マスクの第1の部分は半透明膜を含むか、露光段階で用いられる光源の分解能より大きさが小さいパターンを含むことができる。

【0012】また、マスクは第1の部分と第3の部分の間に半透明膜を含むか、露光段階で用いられる光源の分解能より大きさが小さいパターンを含む第4の部分をさらに含むことができる。これとは異なって、感光膜パターンの第1部分をリフローを通じて形成することもできる。一方、感光膜パターンの第1部分の厚さは第2部分の厚さの半分以下であるのが良く、特に、感光膜パターンの第2部分の厚さは $1\mu\text{m}$ 乃至 $2\mu\text{m}$ であり、第1部分の厚さは $4,000\text{\AA}$ 以下であるのが好ましい。

【0013】本発明の実施例によると、データ配線と接触層パターン及び半導体パターンを一つのマスクを用いて形成することができる。この場合、ゲート絶縁膜、半導体パターン、接触層パターン及びデータ配線は次のような段階を経て形成される。まず、ゲート絶縁膜、半導体層、接触層及び導電層を蒸着し、その上に感光膜を塗布した後、マスクを通じて露光、現象して第2部分がデータ配線の一部に位置するように感光膜パターンを形成する。次に、第3部分の下の導電層とその下部の接触層及び半導体層、第1部分とその下の金属層及び接触層、そして第2部分の一部の厚さをエッチングして導電層、接触層、半導体層からそれぞれなるデータ配線、接触層パターン、半導体パターンを形成した後、感光膜パターンを除去する。この時、データ配線、接触層パターン、半導体パターンは次の三つの段階を経て形成することができる。

【0014】まず、第3部分の下の導電層を湿式または乾式エッチングして接触層を露出し、次に、第3部分の下の接触層及びその下の半導体層を第1部分と共に導電層を露出すると同時に半導体層からなる半導体パターンを完成する。最後に、第1部分の下の導電層とその下の接触層とをエッチングして除去することによってデータ配線と接触層パターンを完成する。ここで、データ配線を乾式エッチングが可能な物質に形成する場合には第1部分の感光膜パターンの厚さまたは乾式エッチングのエッチング条件を調節し、一度のエッチング段階で半導体層パターン、データ配線及び接触層パターンを完成することもできる。

【0015】この時、ソース電極とドレイン電極との間のチャンネル部は直線または湾曲な曲線部を有する鉤または半円状に形成することができ、折れる角部を有するように形成することができる。この時、チャンネル部の角部には半導体層を除去するのが好ましい。また、本発明による製造方法において、第3部分の下部のゲート絶縁膜を一部または全部をエッチングすることもできる。

【0016】一方、ゲート配線はゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含

み、データ配線はデータ線に連結されて外部から信号を伝達されるデータパッドをさらに含み、保護膜及びゲート絶縁膜はゲートパッド及びデータパッドを露出する第2及び第3接触孔を有しており、この場合、第2及び第3接触孔を通じてゲートパッド及びデータパッドと連結され、画素電極と同一な層で補助ゲートパッド及び補助データパッドを形成する段階をさらに含むことができる。

【0017】本発明の他の実施例によると、保護膜パターンは感光膜パターンで作られることができ、この場合にゲート配線はゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、データ配線はデータ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含む。ここで、ゲート絶縁膜、半導体パターン、接触層パターン、データ配線、保護膜パターン及び画素電極は次のような段階を通じて形成することができる。

【0018】まず、ゲート絶縁膜、半導体層、接触層及び導電体層を蒸着し、導電体層、接触層及び半導体層をパターンニングし、データ配線とソース電極及びドレーン電極を連結する連結部と接触層パターン及び連結部の下部の連結部接触層パターン、そして半導体パターンを形成する。感光膜を全面にかけて塗布し、マスクを通じて露光、現象し、第3部分がゲートパッド、データパッド及びドレーン電極の上に位置し、第2部分が連結部の上に位置するように感光膜パターンを形成する。ゲートパッドの上のゲート絶縁膜を除去してゲートパッドを露出した後、感光膜パターンの上にドレーン電極を覆う画素電極、ゲートパッドを覆う補助ゲートパッド及びデータパッドを覆う補助データパッドを形成する。最後に、第1部分をエッチングして連結部を現すと同時に、第2部分をエッチングして厚さを減少し、連結部と連結部の接触層パターンとをエッチングしてデータ配線及び接触層パターンを完成する。

【0019】本発明の他の実施例によると、ゲート配線はゲート線に連結されて外部から信号の伝達を受けたゲートパッドをさらに含み、データ配線はデータ線に連結されて外部から信号信号の伝達を受けるデータパッドをさらに含み、ゲート絶縁膜、半導体パターン、接触層パターン、データ配線、保護膜パターン及び画素電極は次のような段階を経て形成する。

【0020】まず、ゲート絶縁膜、半導体層、接触層及び導電体層を蒸着し、導電体層、接触層及び半導体層をパターンニングしてデータ配線及びソース電極及びドレーン電極を連結する連結部と連結部の下部の連結部接触層パターン、そして半導体パターンを形成する。保護膜用絶縁層を全面にかけて形成した後、感光膜を絶縁層の上に塗布する。観光幕をマスクを通じて露光、現象して第3部分がゲートパッド、データパッド及びドレーン電極の上部に位置し、第2部分が連結部の上に位置するよう

に感光膜パターンを形成する。その後、ゲートパッドの上の絶縁層とゲート絶縁膜とを第1部分及びその下部の絶縁層と共に除去して絶縁層で作られた保護膜パターンを形成すると同時に、ゲートパッド及び連結部を露出した後、感光膜パターンを除去する。保護膜パターンの上にドレーン電極を覆う画素電極、ゲートパッドを覆う補助ゲートパッド及びデータパッドを覆う補助データパッドを形成した後、連結部と連結部の接触層パターンとをエッチングし、データ配線及び接触層パターンを完成する。

【0021】

【発明の実施の形態】以下、添付された図面を参考しながら、本発明の実施例による液晶表示装置及びその製造方法について本発明が属する技術分野において通常の知識を持つ者が容易に実施することができるように詳細に説明する。上述したように、本発明においては、同一の層で作られるソース電極とドレーン電極とを分離する時、二つの電極の間に厚さが薄い感光膜パターンを形成することによって工程の数を減らす。

【0022】まず、図1から3を参考しながら、本発明の第1実施例による液晶表示装置用薄膜トランジスター基板の構造について詳しく説明する。図1は本発明の第1実施例による液晶表示装置用薄膜トランジスター基板の配置図であり、図2及び3はそれぞれ図1に図示した薄膜トランジスター基板をII-II線及びIII-III'線に沿って切って図示した断面図である。

【0023】まず、絶縁基板10の上にアルミニウムまたはアルミニウム合金（Al alloy）、モリブデン（Mo）またはモリブデントングステン（MoW）合金、クロム（Cr）タンタル（Ta）などの金属または導電体で作られたゲート配線が形成されている。ゲート配線は横方向に伸びている走査信号線またはゲート線22、ゲート線22の端に連結されていて外部からの走査信号を印加されてゲート線22に伝達するゲートパッド24及びゲート線22の一部である薄膜トランジスターのゲート電極26、そしてゲート線22と平行しながら上板の共通電極に入力される共通電極電圧などの電圧を外部から印加される維持電極28を含む。維持電極28は後に説明する画素電極82と連結された維持蓄電器用導電体パターン68と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後に説明する画素電極82とゲート線22との重畳から発生する維持容量が十分である場合、形成されないこともある。

【0024】ゲート配線22、24、26、28は単一層からなることもあるが、二重層か三重層からなることもある。二重層以上からなる場合には、一層は抵抗が小さい物質からなり、他の層は他の物質との接触特性が良い物質で作るのが好ましく、Cr/Al（またはAl合金）の二重層またはAl/Moの二重層がその例である。

【0025】ゲート配線22、24、26、28の上には窒化珪素(SiN_x)などからなるゲート絶縁膜30が形成されてゲート配線22、24、26、28を覆っている。ゲート絶縁膜30の上には水素化非晶質珪素(hydrogenated amorphous silicon)などの半導体からなる半導体パターン42、28が形成されており、半導体パターン42、48の上にはリン(P)などのn型不純物で高濃度でドーピングされている非晶質珪素などからなる抵抗性接触層(ohmic contact layer)パターンまたは接触層パターン55、56、58が形成されている。

【0026】接触層パターン55、56、58の上にはMoまたはMoW合金、Cr、AlまたはAl合金、Taなどの導電物質からなるデータ配線が形成されている。データ配線は縦方向に形成されているデータ線62、データ線62の一端に連結されて外部からの画像信号を印加されるデータパッド64、そしてデータ線62の分岐である薄膜トランジスタのソース電極65からなるデータ線部を含み、またデータ線部62、64、65と分離されており、ゲート電極26または薄膜トランジスタのチャンネル部Cに対してソース電極65の反対側に位置する薄膜トランジスタのドレーン電極66と、維持電極28との上に位置している維持蓄電器用導電体パターン68も含む。維持電極28を形成しない場合、維持蓄電器用導電体パターン68も形成しない。

【0027】データ配線62、64、65、66、68もゲート配線22、24、26、28と同様に単一層に形成されることもあるが、二重層か三重層に形成されることもある。もちろん、二重層以上に形成される場合には一層は抵抗が小さい物質に形成し、他の層は他の物質との接触特性が良い物質で作るのが好ましい。接触パターン55、56、58は、その下部の半導体パターン42、48とその上部のデータ配線62、64、65、66、68との接触抵抗を低める役割をし、データ配線62、64、65、66、68と完全に同一の形態を有する。

【0028】つまり、データ線部の接触層パターン55はデータ線部62、64、65と、ドレーン電極用接触層パターン56はドレーン電極66と同一であり、維持蓄電器用接触層パターン58は維持蓄電器用導電体パターン68と同一である。一方、半導体パターン42、48は薄膜トランジスタのチャンネル部Cを除外するとデータ配線62、64、65、66、68及び接触層パターン55、56、58と同一の模様をしている。具体的には、維持蓄電器用半導体パターン48と維持蓄電器用導電体パターン68及び維持蓄電器用接触層パターン58は同一の模様であるが、薄膜トランジスタ用半導体パターン42はデータ配線及び接触層パターンの他の部分と少し異なる。つまり、薄膜トランジスタのチャ

ネル部Cにおいてソース電極65とドレーン電極66が分離されており、その下部に位置する接触層パターン55、56も分離されているが、薄膜トランジスタ用半導体パターン42は切れず、連結されて薄膜トランジスタのチャンネルを生成する。

【0029】データ配線62、64、65、66、68の上には保護膜70が形成されており、保護膜70はドレーン電極66、データパッド64及び維持蓄電器用導電体パターン68を現す接触孔71、73、74を有しており、ゲートパッド24を現す接触孔72も有する。保護膜70は、窒化珪素やアクリル系などの有機絶縁物質からなることもある。

【0030】保護膜70の上には薄膜トランジスタから画像信号を受けて上板の電極と一緒に電気場を生成する画素電極82が形成されている。画素電極82はITO(indium tin oxide)などの透明な導電物質からなり、接触孔71を通じてドレーン電極66と物理的・電氣的に連結されて画像信号を伝達される。

【0031】画素電極82はまた隣接するゲート線22及びデータ線62と重なって開口率を高めているが、重なることが必須ではない。また、画素電極82は、接触孔74を通じて維持蓄電器用導電体パターン68とも連結されて、導電体パターン68に画像信号を伝達する。一方、ゲートパッド24及びデータパッド64の上には接触孔72、73を通じてそれぞれこれらと連結される補助ゲートパッド84及び補助データパッド86が形成されており、これらはパッド24、64と外部回路装置との接着性を補完し、かつパッドを保護する役割をするもので必須のものではなく、これらの適用有無は選択的である。

【0032】ここでは画素電極82の材料の例として透明なITOをあげるが、反射形液晶表示装置の場合、不透明な導電物質を用いてもかまわない。以下、本発明の実施例による液晶表示装置用基板の製造方法について、図4から図24と前記図1から図3を参照して、詳細に説明する。まず、図4から図6に示したように、金属などの導電体層をスパッタリングなどの方法で1,000Å乃至3,000Åの厚さで蒸着し、第1のマスクを用いて乾式または湿式エッチングして、基板10の上にゲート線22、ゲートパッド24、ゲート電極26及び維持電極28を含むゲート配線を形成する。

【0033】次に、図7及び図8に図示したように、ゲート絶縁膜30、半導体層40、中間層50を化学気象蒸着法を用いてそれぞれ1,500Å乃至5,000Å、500Å乃至2,000Å、300Å乃至600Åの厚さで連続蒸着し、また、金属などの導電体層60をスパッタリングなどの方法で1,500Å乃至3,000Åの厚さで蒸着した後、その上に感光膜(photoresist layer)110を1μm乃至2μmの

厚さで塗布する。

【0034】その後、第2のマスクを通じて感光膜110に光を照射した後、現象して図10及び図11に示したように、感光膜パターン112、114を形成する。この時、感光膜パターン112、114の中で薄膜トランジスターのチャンネル部C（つまりソース電極65とドレイン電極66との間に位置している第1部分114）はデータ配線部A（つまりデータ配線62、64、65、66、68が形成される部分に位置している第2部分112）より厚さが小さくなるようにし、その他の部分Bの感光膜は全て除去する。この時、チャンネル部Cに残っている感光膜114の厚さとデータ配線部Aに残っている感光膜112の厚さの比は、後述するエッチング工程における工程条件によって異なるようにしなければならず、第1部分114の厚さを第2部分112の厚さの1/2の以下にするのが好ましく、たとえば4,000Å以下であるのが好ましい。

【0035】前記のように、位置によって感光膜の厚さを異なるようにする方法は様々にあり、ここでは陽性感膜を用いる場合に対して二つの方法を提供する。前記方法の中の一つは、図12及び図13に示したものであって、マスクに解像度より小さいパターン、たとえばスリット（slit）や格子形態のパターンを形成するか半透明膜を設けて光の照射量を調節するものである。

【0036】先ず、図12のように基板10の上に蒸着されている薄膜300の上に感光膜200を塗布する。この場合、感光膜200の厚さは通常厚さより厚いのが良く、これは現象の後に残る膜を調節しやすくするためである。次に、図13Aのように、スリット410が形成された光マスク400を用いて光を照射する。この時、スリット410の間に位置しているパターン420の幅やパターン420の間隔、つまりスリット410の幅が露光器の分解能より小さい。一方、半透明膜を用いる場合にはマスク400を製作する時に用いられるクロム（Cr）層（図示せず）を完全に除去せず一定の厚さほど残して、この部分を通して入る光の照射量が減少するようにする。

【0037】前記のようなマスクを通じて感光膜200に光を照射すると、光に露出された感光膜200の表面から高分子が光によって分解され、光の照射量が増加するほど徐々に下に位置している高分子も分解される。高分子の最下層が光に直接露出されるまで、例えば図13Aの両端部において一番下の高分子が完全に分解されるまで、露光を終了する。

【0038】しかし、感光膜200においてスリットパターン410を通じて露光されている部分の最下層近傍の高分子は分解されない。なぜなら、スリットパターン410を通じて露光される部分は、光に直接さらされる部分に比べて照射量が小さいからである。露光時間を長くしすぎると、全ての高分子が分解されるので、露光時

間は厳密に制御する必要がある。図13Aにおいて図面符号210は分解された部分であり、220は分解されていない部分である。

【0039】前記感光膜210、220を現象すると、図13Bに示したように分子が分解されていない部分220だけが残る、光が少なく照射された中央部分には光に全く照射されていない部分より薄い厚さの感光膜が残る。次の方法は感光膜のリフロー（reflow）を用いるものである。これを図14及び図15とを例として説明する。

【0040】図14Aに示したように、光が完全に透過することができる部分と光が完全に透過することができない部分に分かれた通常マスク400を用いて露光する。通常の場合と同様に光に照射されて高分子が分解された部分210と分解されていない部分220とが生じる。これを現象すると、図14Bに示すように、感光膜パターンに厚さのない部分と厚さのある部分が形成される。次に、図14Cに示すように、感光膜パターンをリフローして、残っている感光膜220が感光膜のない部分に流れて薄い膜を形成することによって新しい感光膜パターン250が形成される。

【0041】しかし、前記のようにリフローしても二つの感光膜パターン220の間の部分が全て覆われないこともある。この場合には、図15Aのように、露光器に用いられる光源の分解能より小さい大きさの不透明なパターン430をマスク400に形成する。すると、図15Bに示したように、現象後には厚さが厚い部分220の間に厚さが薄い小さい部分230が形成される。これをリフローすると、図15Cのように、厚さが厚い部分の間に薄い部分がある感光膜パターン240が形成される。

【0042】前記のような方法を通じて位置によって互いに厚さが異なる感光膜パターンが作られる。次に、感光膜パターン114及びその下部の膜、つまり導電体層60、接触層50及び半導体層40に対するエッチングを進める。エッチングの後には、データ配線部Aにはデータ配線及びその下部の膜がそのまま残っており、チャンネル部Cには半導体層だけが残っていなければならない、残りの部分Bには上の三つの層60、50、40が全て除去されてゲート絶縁膜30が現れなければならない。

【0043】先ず、図16及び図17に示したように、他の部分Bに露出されている導電体層60を除去して、その下部の中間層50を露出させる。この過程では乾式または湿式の方法とも用いることができ、この時、導電体層60はエッチングされて、感光膜パターン112、114は殆どエッチングされない条件の下で行うのが好ましい。しかし、乾式エッチングの場合、導電体層60だけをエッチングして感光膜パターン112、114はエッチングされない条件を探すのが難しいので、感光膜

パターン112、114も一緒にエッチングされる条件の下で行うことができる。この場合には湿式エッチングより第1部分114の厚さを厚くしてこの過程において第1部分114が除去されて下部の導電体層60が現れることが生じないようにする。

【0044】導電体層60がMoまたはMoW合金、AlまたはAl合金、Taの中の一つである場合には乾式エッチングか湿式エッチングの中のいずれかも可能である。しかし、Crは乾式エッチング方法ではよく除去されないので、導電体層60がCrであると湿式エッチングを用いる方がよい。導電体層60がCrである湿式エッチングである場合には、エッチング液としてCeNH₃O₃を用いることができる。導電体層60がMoであるかMoWである乾式エッチングの場合のエッチング気体としてはCF₄とHClとの混合気体かCF₄とO₂との混合気体を用いることができ、後者の場合感光膜に対するエッチング比も殆ど類似している。

【0045】前記のようにすると、図16及び図17に示されたように、チャンネル部C及びデータ配線部の導電体層、つまりソース/ドレイン用導電体パターン67と維持蓄電器用導電体パターン68だけが残し、他の部分Bの導電体層60は全て除去されてその下部の中間層50が現れる。この時、残りの導電体パターン67、68はソース及びドレイン電極65、66が分離されず連結されている点を除外するとデータ配線62、64、65、66、68の形態と同一である。また、乾式エッチングを用いた場合、感光膜パターン112、114もある程度の厚さでエッチングされる。

【0046】次に、図18及び図19に示したように、他の部分Bの露出された中間層50及びその下部の半導体層40を感光膜の第1部分114と一緒に乾式エッチングの方法で同じに除去する。この時のエッチングは感光膜パターン112、114と接触層50及びパターン67の表面に残っている感光膜滓を除去する。アッシングする方法としては、プラズマ気体を用いるかマイクロ波(microwave)を用いることができ、主に用いる組成物としては酸素が挙げられる。

【0047】次に、図21及び図22に示したように、チャンネル部Cのソース/ドレイン用導電体パターン67及びその下部のソース/ドレイン用中間層パターン57をエッチングして除去する。この時、エッチングはソース/ドレイン用導電体パターン67と中間層パターン57全てに対して乾式エッチングだけで進めることもでき、ソース/ドレイン用導電体パターン67に対しては湿式エッチングで、中間層パターン57に対しては乾式エッチングで行うことができる。前者の場合、ソース/ドレイン用導電体パターン67と中間層パターン57のエッチング選択比とが大きい条件の下でエッチングを行うのが好ましい。これはエッチング選択比が大きい場合、エッチング終点を探しにくいので、チャンネル部

Cに残る半導体パターン42の厚さを調節し難いためである。

【0048】たとえば、SF₆とO₂との混合気体を用いてソース/ドレイン用導電体パターン67をエッチングするのがある。湿式エッチングと乾式エッチングとを交替しながらする後者の場合には、湿式エッチングされるソース/ドレイン用導電体パターン67の側面はエッチングされるが、乾式エッチングされる中間層パターン57は殆どエッチングされない。ソース/ドレイン用誘電体パターン67と接触層パターン57の断面は階段状になる。接触層パターン57及び半導体層40(半導体層と中間層とはエッチング/選択性が殆どない)が同じにエッチングされて、ゲート絶縁膜30はエッチングされない条件の下で行わなければならない、特に感光膜パターン112、114と半導体層40とに対するエッチング比が殆ど同一な条件でエッチングするのが好ましい。

【0049】たとえば、SF₆とHClとの混合気体か、SF₆とO₂との混合気体を用いると、殆ど同一の厚さで二つの膜をエッチングすることができる。感光膜パターン112、114と半導体層40とに対するエッチング比が同一な場合、第1部分114の厚さは半導体層40と接触層50との厚さを合わせたのと同様であるか、それより小さいものでなければならない。

【0050】前記のようにすると、図18及び図19に示したようにチャンネル部Cの第1部分114が除去されてソース/ドレイン用導電体パターン67が現れ、他の部分Bの接触層50及び半導体層40が除去されてその下部のゲート絶縁膜30が現れる。一方、データ配線部Aの第2部分112もやはりエッチングされるので厚さが薄くなる。また、この段階において半導体パターン42、48が完成される。図面符号57と58とはそれぞれソース/ドレイン用導電体パターン67の下部の接触層パターンと維持蓄電器用導電体パターン68の下部の接触層パターンを示す。

【0051】次に、アッシング(ashing)を通じてチャンネル部Cのソース/ドレイン用導電体パターン42をエッチングする時に用いるエッチング気体の例としては前述したCF₄とHClとの混合気体やCF₄とO₂との混合気体が挙げられ、CF₄とO₂とを用いると、均一な厚さで半導体パターン42を残すことができる。この時、図21に示したように、半導体パターン42の一部が除去され、厚さが薄くなることもあり、感光膜パターンの第2部分112もこの時ある程度の厚さでエッチングされる。この時のエッチングはゲート絶縁膜30がエッチングされない条件で行わなければならない、第2部分112がエッチングされ、その下部のデータ配線62、64、65、66、68が現れることがないように感光膜パターンが厚いのが好ましい。

【0052】前記のようにすると、ソース電極65とドレイン電極66とが分離されながら、データ配線62、

64、65、66、68とその下部との接触層パターン55、56、58が完成する。最後に、データ配線部Aに残っている感光膜第2部分112を除去する。しかし、第2部分112の除去はチャンネル部Cソース/ドレイン用導電体パターン67を除去した後、その下の接触層パターン57を除去する前に行われることもある。

【0053】また、データ配線を乾式エッチングの可能な物質に形成する場合には、感光膜パターンの厚さを調節して、上述したように幾度の中間工程を通らず一度のエッチング工程で接触層パターン、半導体パターン、データ配線を形成することができる。つまり、B部分の金属層60、接触層50及び半導体層40をエッチングする間にC部分においては感光膜パターン114とその下部の金属層60、接触層50とをエッチングし、A部分においては感光膜パターン112の一部だけをエッチングする条件を選択して一度の工程に形成することができる。

【0054】上述したように、湿式エッチングと乾式エッチングとを交代にするか、乾式エッチングだけを用いることができる。後者の場合には一種類のエッチングだけを用いるので工程が比較的簡単であるが、適当なエッチング条件を探しにくい。反面、前者の場合にはエッチング条件を探すのに比較的やさしいが、工程が後者に比べて厄介なところがある。

【0055】前記のようにしてデータ配線62、64、65、66、68を形成した後、図22から図24に示したように窒化珪素をCVD方法で蒸着するか、有機絶縁物質をスピンコーティングして3,000Å以上の厚さを有する保護膜70を形成する。次に、第3のマスクを用いて保護膜70及びゲート絶縁膜30をエッチングしてドレイン電極66、ゲートパッド24、データパッド64及び維持蓄電器用導電体パターン68をそれぞれ現す接触孔71、72、73、74を形成する。

【0056】最後に、図1乃至3に示したように、400Å乃至500Å厚さのITO層を蒸着し、第4のマスクを用いてエッチングして画素電極82、補助ゲートパッド84及び補助データパッド86を形成する。前記のように本実施例においてはデータ配線62、64、65、66、68とその下部の接触層パターン55、56、58及び半導体パターン42、48を一つのマスクを用いて形成し、この過程でソース電極65とドレイン電極とが分離されるが、次の第2及び3実施例においては保護膜の形成段階でソース電極とドレイン電極との分離が行われる。

【0057】では、本発明の第2実施例による液晶表示装置及びその製造方法について図25から図39を参照しながら説明する。図25は本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図26及び図27はそれぞれ図25に示した薄膜トランジスタ基板をXV-XV'線及びXVI-XVI'線に沿っ

て切って示した断面図である。

【0058】図25から図27に示したように、本実施例による薄膜トランジスタ基板の構造は第1実施例と類似している。ただし、保護膜70がソース電極65とドレイン電極66との間に位置する半導体パターン42を現す開口部75を有しているという点と画素電極82、補助ゲートパッド84及び補助データパッド86で覆うことができない保護膜70の部分の一定の深さがエッチングされたという点とが異なる。ここで、開口部75はソース電極65とドレイン電極66との間を完全に貫通しており、開口部75によって露出された半導体パターン42は後に形成される配向膜で覆われて保護される。

【0059】以下、本発明の実施例による液晶表示装置用基板の製造方法について図28から図39と前記図25から図27を参照しながら詳細に説明する。まず、図28から図30に示したように、第1のマスクを用いて基板10の上にゲート線22、ゲートパッド24、ゲート電極26及び維持電極28を含むゲート配線を形成する。

【0060】次に、図31から図33に示したように、ゲート絶縁膜30、半導体層40、接触層50を化学気象蒸着法を用いて連続蒸着し、続いて金属などの導電体層60をスパターリングなどの方法で蒸着した後、第2のマスクを用いて順次にパターンニングしてソース/ドレイン用導電体パターン67とその下部のソース/ドレイン用接触層パターン57及び薄膜トランジスタ用半導体パターン42と維持蓄電器用導電体パターン68とその下部の維持蓄電器用接触層パターン58及び維持蓄電器用半導体パターン48を形成する。この時、ソース/ドレイン用導電体パターン67はソース電極とドレイン電極とが連結されているということを除外すると最終構造と同一である。

【0061】次に、保護膜用感光膜をコーティングして第3のマスクを用いて露光した後現像し、図34から図36に示したように接触孔71、72、73、74及び開口部75を有する保護膜70を形成する。この時、保護膜70の厚さは位置によって異なり、保護膜70の中で薄膜トランジスタのチャンネル部C、つまりソース電極65とドレイン電極66との間に位置する部分は他の部分Aより厚さが小さいようにする。

【0062】図35から図36においてB部分は接触孔71、72、73、74と開口部75とが形成されている部分になる。このように互いに異なる厚さの保護膜70を形成する方法は第1実施例において互いに異なる厚さを有する感光膜パターン112、114の形成方法と同一である。しかし、第1実施例で用いられた感光膜パターン112、114は除去されるが、本実施例において厚さが位置によって互いに異なる保護膜70は薄膜トランジスタ基板の一部をなす。

【0063】次に、図37に示したように、接触孔72の下ゲート絶縁膜30をエッチングしてゲートパッド24を現す。この時、エッチングは保護膜70及び導電体パターン67、68はエッチングせず、ゲート絶縁膜30だけをエッチングする条件で行うのが好ましく、このためには保護膜70とゲート絶縁膜30を互いに異なる物質に形成するのが良い。しかし、保護膜70も一緒にエッチングされる条件であれば保護膜70を前もって通常より厚くして形成するのが良い。

【0064】次に、図25、図38及び図39に示したように、導電体層を蒸着し、第4のマスクを用いてエッチングして画素電極82、補助ゲートパッド84及び補助データパッド86を形成する。続いて、図26及び図27に示したように、画素電極82、補助ゲートパッド84及び補助データパッド86をエッチングマスクとし、保護膜70を乾式エッチングして開口部75を形成する。この時、エッチング条件は保護膜70だけがエッチングされるように設定しなければならず、エッチング終点は保護膜70の厚さが薄い部分、つまりチャンネル部の保護膜70が完全に除去されて、チャンネル部のソース／ドレイン用導電体パターン67が現れる時である。

【0065】ここで、画素電極82、補助ゲートパッド84及び補助データパッド86を直接エッチングマスクとする代わりに、これらを写真エッチングする時形成する感光膜パターンを除去せずこれらの上に置いたままエッチングすることもでき、この感光膜パターンは後続段階の中のどの段階においても除去できる。以下、チャンネル部のソース／ドレイン用導電体パターン67とその下部の接触層パターン57とをエッチングしてソース電極65及びドレイン電極66を分離する方法は第1実施例と同一である。

【0066】しかし、本実施例においては第1実施例とは異なって、補助ゲートパッド84と補助データパッド86とが必ず必要であり、これらが無ければゲートパッド24かデータパッド64が露出されている場合、ソース電極65とドレイン電極66とを分離する時このパッド24、64がエッチングされるためである。次に、本発明の第3実施例による液晶表示装置及びその製造方法について図40から図47を参照しながら説明する。第2実施例においては保護膜を感光膜に形成して、別に保護膜を形成するための感光膜は置かないが、本実施例においては保護膜を形成する時に別に感光膜を用いる。

【0067】本実施例による薄膜トランジスタ基板の配置図は図25と同一であるので、図25においてXV-XVI'線とXVI'線とに沿って切ってそれぞれ図示した断面図である図40及び図41を図25と一緒に参照しながら本実施例による薄膜トランジスタ基板の構造について説明する。図25、図40及び図41に示したように、本実施例による薄膜トランジスタ基板の構造は第

2実施例と非常に類似している。ただし、画素電極82、補助ゲートパッド84及び補助データパッド86で覆われない保護膜70の部分がエッチングされていないということが異なる。

【0068】では、本発明の実施例による液晶表示装置用基板の製造方法について図42から図47と前記図25、図40及び図41を参照しながら詳細に説明する。まず、第2実施例と同様な方法でゲート配線22、24、26、28、ゲート絶縁膜30、ソース／ドレイン用導電体パターン67とその下部のソース／ドレイン接触層パターン57及び薄膜トランジスタ用半導体パターン42、そして維持蓄電器用導電体パターン68とその下部の維持蓄電器用接触層パターン58及び維持蓄電器用半導体パターン48を形成する。

【0069】次に、図42及び図43に示したように、保護膜70を蒸着またはコーティングした後、その上に感光膜をコーティングして第3のマスクを用いて露光した後現象し、感光膜パターン122、124を形成する。この時、感光膜パターン122、124の厚さは位置によって異なり、感光膜パターン122、124の中で接触孔71、72、73、74が形成される部分は厚さがなく、開口部75が形成される部分124は他の部分122より厚さが小さくなるようにする。このように互いに異なる厚さの感光膜70を形成する方法は第1実施例と同一である。

【0070】続いて、図44及び図45に示したように、露出された保護膜70とその下部のゲート絶縁膜30を乾式エッチングするとともに、チャンネル部に位置している薄い感光膜部分124とその下部の保護膜70ともエッチングする。この時のエッチングの条件は保護膜124及びゲート絶縁膜30と感光膜とが同じにエッチングされるように設定しなければならず、このためには保護膜70とゲート絶縁膜30を同一の物質に形成するのが好ましい。

【0071】前記のようにすると、接触孔71、72、73、74及び開口部75が完成され、開口部75のソース／ドレイン用導電体パターン67が現れる。次に、図27、図46及び図47に示したように、感光膜パターン122を除去した後、蒸着し、第4のマスクを用いてエッチングし、画素電極82、補助ゲートパッド84及び補助データパッド86を形成する。第2実施例と同様な理由で補助ゲートパッド84及び補助データパッド86は必ず形成しなければならない。

【0072】続いて、図25、図40及び図41に示したように、現れている開口部75のソース／ドレイン用導電体パターン67とその下部の接触層パターン57とをエッチングしてソース電極65とドレイン電極66とを分離し、この過程は第1実施例と同一である。次は第1または3実施例と異なって、第4実施例を通じて鉤または半月形のチャンネル部Cを有する本発明の実施例に

よる薄膜トランジスタ基板及びその製造方法について詳細に説明する。

【0073】図48は本発明の第4実施例による液晶表示装置用薄膜トランジスタ基板の構造を図示した配置図である。図48のように、殆どの構造は第1実施例と同一である。しかし、ソース電極65が「U」または「J」の形に形成されてゲート電極26を中心に上部及び下部にデータ線60の分に伸びており、ソース電極65及びドレーン電極66の間のチャンネル部Cが半月形または鉤に形成されている。このような構造は狭い面積でもチャンネル部の幅を広く有することができる。

【0074】前記のような本発明の第4実施例に薄膜トランジスタ基板の断面構造及びそれによる製造方法は殆ど第1実施例と同一であるので、詳細な説明は省略する。しかし、第1乃至4実施例のようにチャンネル部Cが直線または四角形または曲線部を有する半月形または鉤でなく、折れる角部を有する場合には露光の時角部から発生する光の回折現象によってチャンネル部Cに走査される光の強さを均一に調節することができず、チャンネル部Cの感光膜パターン114を均一な厚さで残すのに難しい。

【0075】つまり、チャンネル部Cを角部を有する「コ」の字型に形成する場合にはチャンネル部Cの中の急激に折れる角部では光の回折現象などによって露光時に走査される光の量がチャンネル部Cの他の部分と異なるようになる。これによって現象した後にチャンネル部Cの感光膜パターン114が均一な厚さに形成されなくなる。この時、感光膜パターン114がチャンネル部Cのほかの部分より薄く形成される場合には薄膜トランジスタが低下されることもあり、感光膜パターン114がチャンネル部Cのほかの部分より厚く残る場合にはソース電極65とドレーン電極66またはその下部の接触層パターン55、56が完全に分離されず、段落された薄膜トランジスタが作られることもある。

【0076】したがって、チャンネル部Cの中の折れる部分には感光膜パターンを第1実施例のB部分のように残さないようにして半導体パターンを除去するのが好ましいが、次の第3実施例を通じて詳細に説明する。では、本発明の第5実施例による液晶表示装置及びその製造方法について図49から図51を参照しながら説明する。

【0077】図49は本発明の第5実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図50は図49でT部分を城砦に図示した拡大図である。また、図51は図50でXXX-XXX'線に沿って切断した断面図である。図49及び図51に示したように、本実施例による薄膜トランジスタ基板の構造は第4実施例と類似している。

【0078】しかし、ソース電極65が「コ」の字型に形成されてチャンネル部Cが急激に折れる部分Dで半導

体パターン42がゲート絶縁膜30を現す開口部45を有しているという点が異なる。ここで、開口部45には半導体パターンが完全に除去された状態である。では、本発明の実施例による液晶表示装置用基板の製造方法について図52と図49から図51を参照しながら詳細に説明する。

【0079】図52は本発明の第5実施例による液晶表示装置用薄膜トランジスタ基板の製造工程を図示した図面であって、図50でXXX-XXX'線に沿って切断した断面図である。本発明の第5実施例による製造方法の殆どが第1実施例の製造方法と類似している。

【0080】他には、図52でのように、感光膜110を塗布して第2のマスクを用いた写真工程で感光膜パターン112、114を形成するが、薄膜トランジスタのチャンネル部Cの中で折れる部分Dには他の部分Bのように感光膜を全て完全に除去する。これは上述したようにチャンネル部Cが折れる部分Dには露光工程における光の回折現象によってチャンネル部Cの他の部分と走査される光の強さが異なって、ソース及びドレーン電極65、66とその下部の接触層パターン55、56が完全に分離されないか、チャンネル部Cの半導体パターン42を均一な厚さに形成することができないために、B部分のように光の走査量を十分に感光膜を除去して半導体パターンを残さないのが好ましいためである。ここで、データ配線部Aに位置した感光膜パターンの第2部分112は「コ」の字型のソース電極65を含むデータ配線62、64、65、66、68の形を有する。

【0081】続いて、第1実施例と類似するように、他の部分B及びチャンネル部Cの中の折れる部分Cの露出された導電体層60をエッチングした後、その下部の接触層50及び半導体層40を感光膜の第1部分114と一緒に乾式エッチングで除去し、ソース電極65とドレーン電極との間の半導体パターン42を現す。前記のように、チャンネル部Cの中の折れる角部に半導体層を除去すると、チャンネル部Cの半導体パターン42を均一な厚さに形成することができる。

【0082】本実施例においてはソース電極65の内側にドレーン電極66が延長されるように形成したが、反対に形成することもできる。例外としてチャンネル部Cに角部Dが形成されないように第4実施例と同様に湾曲な曲線部を有する「U」字型または「J」字型に湾曲に形成してチャンネル部Cを形成する場合にはチャンネル部Cに走査される光の強さを均一に調節するのに容易であるので、第5実施例のようにソース電極65とドレーン電極66との間の半導体層の一部を除去しないこともある。チャンネル部Cの感光膜パターン114を均一な厚さに形成するための光マスクの構造については以降に詳細に説明する。

【0083】一方、第1実施例のように、B部分で導電体層60、接触層50及び半導体層40だけをエッチン

グして、ゲート絶縁膜30は残したが、ゲート絶縁膜30の一部または全部をエッチングすることもできる。第6実施例を通じてB部分でゲート絶縁膜30まで除去する製造方法について詳細に説明する。図53及び図54は本発明の第6実施例による液晶表示装置用薄膜トランジスタ基板の図面であって、それぞれ図1でII-II'及びIII-III'線に沿って切断した断面図である。

【0084】殆どの構造は第1実施例と類似している。しかし、図53及び図54のように、半導体層パターン42、48の下部にゲート絶縁膜パターン32、38が残っており、保護膜70がゲート絶縁膜パターン32、38で遮られない基板10及びゲート配線22、24、26、28を覆っている。では、本発明の第6実施例による液晶表示装置用基板の製造方法について図55及び図56と前記図53及び54とを参照しながら詳細に説明する。

【0085】図55及び図56は本発明の第6実施例による液晶表示装置用薄膜トランジスタ基板の製造工程を工程順にしたがって図示した図面であって、図55は図9でVIb-VIb'線に沿って切って図示した図面であり、図56は図9でVIc-VIc'線に沿って切って図示した断面図である。ここで、図55及び図56は図16及び図17の次の段階を図示した図面である。

【0086】本発明の第6実施例による製造方法において、図16及び図17のようにb部分に露出されている導電体層60を除去してその下部の接触層50を露出させる工程までは第1実施例の製造方法と同一である。他には、図55及び図56のように、他の部分Bの露出された接触層50及びその下部の半導体層40及びゲート絶縁膜30を感光膜の第1部分114と一緒に除去して、チャンネル部Cのソース/ドレイン用導電体パターン67を現しながらゲート絶縁膜パターン32、38及び半導体層パターン42、48を形成する。

【0087】続いて、第1実施例と同一にソース電極65とドレイン電極66を分離しながらデータ配線62、64、65、66、68とその下部の接触層パターン55、56、58を完成して窒化珪素または有機絶縁物質からなっており、ドレイン電極66、ゲートパッド24、データパッド64及び維持蓄電器用導電体パターン68をそれぞれ表す接触孔71、72、73、74を有する保護膜70を形成し、ITOの画素電極82、補助ゲートパッド84及び補助データパッド86を形成して液晶表示装置用薄膜トランジスタ基板を完成する。

【0088】次に、上述したように本発明の実施例による製造方法で部分的に異なる厚さを有する感光膜パターンを形成するために用いた光マスクの構造、特に微細パターンが形成されている光マスクのチャンネル部Cの構造について詳細に説明する。図57AからCは本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法において用いられる第2光マスクの微細パター

ン構造を図示した配置図であって、直線または四角形のチャンネル部Cを形成するための光マスクの図面である。ここで、スリットパターンを中心に両側にはソース及びドレイン用マスクパターンが形成されており、スリットパターンが形成されている部分はチャンネル部Cに説明する。

【0089】光マスクを製造する方法としては、電子ビーム(electron beam)を用いるか、短波長を有するレーザー(laser)を用いる。この時、光マスクの微細パターンの間の間隔または微細パターンの幅は精密度が高い1 μ m以上に形成するのが好ましい。また、露光時に光の透過量を調節することができる微細パターンの間の間隔及び微細パターンの幅は露光器の分解能より小さいもの出なければならず、好ましくは半分以下であるのが好ましい。したがって、露光器の分解能が3 μ m乃至4 μ mである場合には微細パターンの間隔及び微細パターンの幅は1 μ m乃至2 μ mであるのが好ましい。この時、光マスク400のチャンネル部Cには図35aのように一つ以上のスリットパターン410形成することができ、図57Bのように光マスク400のチャンネル部Cをスリットパターンに形成することができ、図57Cのようにチャンネル部Cの中央にチャンネル部Cの形で棒形のバー410を用いてスリットパターンを形成することができる。

【0090】しかし、図57AからCで提示したマスクを用いて感光膜を露光し、4,000~2,000Å程度の厚さを有する感光膜パターンを形成する場合には感光膜パターンの厚さが不均一に形成されることもある。図58A及びBは図57AからCのマスクを用いて形成された感光膜パターンを図示した図面であって、図58Bは図58AでXXXVIb-XXXVIb'線に沿って切断した断面図である。

【0091】図58A及びBのように、チャンネル部Cの中央部には感光膜パターン100が均一に残るが、チャンネル部Cの端部は中央部より厚く形成される。これはチャンネル部Cの端部の境界部分では光の回折条件が異なっており、感光膜がチャンネル部Cの中央部より露光されないためであり、これを境界条件(boundary condition)と言う。

【0092】したがって、チャンネル部Cの端部で境界条件を除去して、本発明の実施例のように第2のマスクを写真エッチング工程の露光工程において厚さが異なる三つの部分を有する感光膜パターンの各部分の厚さを均一に形成するためには、特に中間の厚さを有する感光膜パターン(第1実施例の114または図58Bの100参照)の厚さを均一にするためには光マスクの構造は光の殆どを透過させる第1領域、光の殆どを遮断する第2領域、光の透過量を調節することができる第3領域と、第3領域と第1領域との間に位置しており、これらの間の透過量を有する境界領域である第4領域を有するのが

好ましい。この時、第3及び4領域のように光の透過量を調節するためには、上述したように光マスクに形成されたスリット或はモザイクの形を有する微細パターンを形成する。ただし、微細パターンの間の開口部の大きさを露光器の分解能以下にするか、開口部の大きさを露光器の分解能以下にしながら微細パターンの幅も露光器の分解能以下にする場合と、微細パターンの代わりに第2領域より高い透過率を有する半透明膜を第3及び4領域に形成する場合とがあり、二つを組み合わせる場合もある。これは光マスクと液晶表示装置用薄膜トランジスタ基板の間の倍率が1:1に用いられる露光器において、露光器が3~4 μ m以下であることを意味する。

【0093】もちろん、分解能以下の微細パターンの幅及びこれらの間の間隔を調節して、透過率を調節することができるので感光膜パターンの厚さも調節することができる。前者の場合は図59から図61に詳細に図示されており、後者の場合は図62及び図63に詳細に図示されている。図59AからCは本発明の実施例による改善された光マスクの構造を図示した配置図である。

【0094】図59Aのように、光マスク400のチャンネル部Cの端部のスリットパターン412が中央部のスリットパターン411より長く形成されており、スリットパターン412の外側にはスリットパターン413は棒形に形成されている。これはチャンネル部Cの端部の境界部分に光の透過量を増加させるためである。この時、棒形のスリットパターン413の幅L3は中央部のスリットパターン411の幅L1より狭いのが好ましく、さらに好ましくは80%程度に形成する。

【0095】図59B及びCでは光マスク400は図57B及びCと類似している構造を有しているが、チャンネル部Cの中央部の間隔L1より端部の間隔L2が長くまたは広く形成されている。図60A及びBは図59AからCのマスクを用いて形成された感光膜パターンを図示した図面であって、図60Bは図60AでXXXVIII b-XXXVIII b'線に沿って切断した断面図である。

【0096】図59A及びBのように、チャンネル部Cのは支部にスリットパターンを長く形成するか、スリットパターンの幅を長く形成して感光膜を露光すると、図60A及びBのように均一な厚さを有する感光膜パターン110を形成することができる。図61AからCは本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法においてチャンネル部を鉤に形成するためのマスクの微細パターン構造を図示した配置図である。ここでも、チャンネル部Cを中心に対向する両側にはソース及びドレーン用マスクパターンが形成されている。

【0097】図61AからCのように、チャンネル部Cは鉤または半月形に形成されている。また、境界条件を除去するためにチャンネル部Cが終わる境界部分には光透過量を増加させるためにスリットパターンの間隔を広

げるか、棒形のスリットパターンが形成されている。図61Aのチャンネル部Cには図59Cに示したように、チャンネル部Cの形に沿って棒形のバー410が形成されており、チャンネル部Cが終わる境界部分には光の透過量を増加させるために図59Bのようにチャンネル部Cの端部のマスク400に凹部420が追加されてチャンネル部Cの幅が他の部分より長く形成されている。

【0098】図61Bは図59Aのように、光マスク400のチャンネル部Cに多数のスリットパターン411が形成されている。ここでも、チャンネル部Cが終わる端部には中央部より広くまたは長く形成されており、チャンネル部Cの両端にはスリットパターン411より小さいスリットパターン413が棒形に形成されている。

【0099】図61Cは図61Bと類似しているが、チャンネル部Cの端部を湾曲に形成して感光膜パターンを均一な厚さに形成するために提案された構造である。図62及び図63は本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法において、半透明膜を有する第2のマスクの構造を示した図面であって、図62B、図63AからCは多様な第2のマスクの構造を図示した配置図であり、図62Aは図62Bの断面図である。図62A及びBのように、マスク用基板500の上部MgO、a-Si、MoSiなどからなる半透明膜510が形成されており、チャンネル部Cの半透明膜510を露出する開口部を有し、クロムなどからなる不透明パターン520が形成されている。この時、半透明膜510が終わるチャンネル部Cの両端には境界条件を除去するために棒形の半透明膜511が追加に形成されている。個の時、半透明膜511の幅は露光器の分解能の1/2より小さいのが好ましい。

【0100】前記において、チャンネル部Cの協会領域Eである端部で光の透過量を増加させるために図63AからCのように、半透明膜510、520またはマスク用基板500の構造を多様に変化することができる。図63Aは境界領域Eの半透明膜520は他の部分510より狭く形成した場合であり、図63Bは境界領域Eにおいてマスク用基板500の間隔を広く形成して、棒形の半透明膜520を形成した場合である。

【0101】図63Cは境界領域Eにおいてマスク用基板500の間隔を広く形成して、境界領域Eにおいて半透明膜520を他の部分510より広く形成した場合である。もちろん、チャンネル部Cと半透明膜510、520を他の多様な形に形成することはできる。前記のような図面から分かるように、均一な異なる厚さの三つの部分を有する感光膜パターンを形成するために、光マスクは異なる透過率を有する四つの領域を有しなければならない。

【0102】つまり、光マスクは露光器の分解能以上に遮光層パターンが形成されている第1領域、開口部が露光器の分解能以上の大きさに形成されている第2領域、

分解能以下の微細パターンが形成されていて、中間程度の光透過量を有する中間領域である第3領域及び第2及び第3領域の間に位置する境界領域であり、第3領域の透過量より大きく、分解能より小さい微細パターンが形成されている第4領域からならなければならない。

【0103】感光膜パターンが陽性である場合に第1領域、第3領域及び第4領域のそれぞれはデータ配線部、チャンネル部及びチャンネル部の境界領域に整列され、反対に、観光幕パターンが陰性である場合には第2領域、第3領域及び第4領域のそれぞれはデータ配線部、チャンネル部の境界領域およびチャンネル部にそれぞれ整列される。

【0104】前記において、用いる露光器の分解能が $3\mu\text{m}$ である場合を考慮して、スリットパターンの幅及びこれらの間隔を $1\mu\text{m}$ 程度に設計した。図59Aは境界領域において、スリットパターン412、413の間に形成された開口部の大きさを広くして、光の透過率を増加させた場合であり、図59B及びCは境界領域においてスリットパターン400の間の大きさを分解能以下にし、中間領域より境界領域を広く形成して境界領域の光透過率を増加させた場合であり、図61AからCはチャンネル部Cを多様な形態に変えながら上述した方法を用いて光マスクを設計した例である。

【0105】次に、チャンネル部を湾曲な曲線部を有する開いた鉤または半月形に形成する場合に感光膜パターンの厚さを均一に形成するために光マスクに形成されたスリットパターンの間隔または幅のデザインルールについて詳細に説明する。図64及び図65は本発明の第4実施例による液晶表示装置用薄膜トランジスター基板の製造方法で用いる第2のマスクにおいてチャンネル部の構造だけを図示した配置図である。

【0106】図64はスリットパターン410がチャンネル部Cの形に沿って棒形に形成された構造であって、図61Aと類似しており、図65はチャンネル部Cをスリットパターンに形成した場合である。しかし、図61Aと異なって、チャンネル部Cが 90° 程度に折れる角部を無くして、折れる部分Dを 45° 程度に湾曲な曲線部を有するようにチャンネル部Cが「U」字型または「J」字型に形成した。ここでも、チャンネル部Cが終わる部分Eには光透過量を増加させて感光膜パターンの厚さを均一に形成するために他の部分よりチャンネル部Cが長く、または広く形成されている。

【0107】前記において、図64のように折れる部分Dでスリットパターン410の幅や、スリットパターン410とソース及びドレイン用マスクパターン400との間の間隔はD部分を除外した部分より光の透過量を増加させるために広く形成するのが良く、チャンネル部Cが終わる境界領域Eにおいては他の部分より広く形成するのが好ましい。ここで、D部分のデザインルールは 1.41 ± 0.05 乃至 $1.24 \pm 0.05\mu\text{m}$ 範囲で

設計するのが好ましく、直線に形成された部分におけるデザインルールは $1.25 \pm 0.05\mu\text{m}$ 範囲で設計するのが好ましい。この時、露光器は分解能 $3\mu\text{m}$ を有するレンズ形露光器である。

【0108】また、図65のように、E部分のマスクパターン400の間隔L1は $1.5 \sim 0.25\mu\text{m}$ 程度の範囲に形成し、他の部分の間隔L2より $0.1 \sim 0.25\mu\text{m}$ 広く形成するのが好ましい。もちろん、図面から分かるように、E部分でない他の部分にも部分的に光の透過率を増加させて感光膜の厚さを均一にするためにL2の幅を有するように形成することができる。

【0109】上述した本発明の実施例による製造方法は画素電極だけが薄膜トランジスター基板に形成されている場合を例にあげたが、液晶分子を駆動するための二つの電極である共通電極と画素電極とが全て薄膜トランジスター基板に形成する場合にも適用することができる。この時、共通電極はゲート配線と一緒に形成することができ、画素電極はデータ配線と一緒に形成することができる。

【0110】前記のような、薄膜トランジスター基板は他にも様々な変形された形態及び方法で製造することができる。

【0111】

【発明の効果】前記のように、本発明によると、液晶表示装置用薄膜トランジスター基板を製造する時、マスクの数を効果的に減少させながらゲートパッド及びデータパッドを保護することができる。また、チャンネル分の中の角部がある部分には感光膜パターンを完全に除去するか、湾曲な曲線部を有するチャンネル部を形成するか、チャンネル部が終わる端部境界部分に光の透過量を増加させることによって、ソース及びドレイン電極とその下部の接触層パターンを完全に分離しながらチャンネル部の半導体パターンを均一に形成することができる。

【図面の簡単な説明】

【図1】本発明の第1実施例による液晶表示装置用薄膜トランジスター基板の配置図である。

【図2】図1に示した薄膜トランジスター基板をII-II'線及びIII-III'線に沿って切って図示した断面図である。

【図3】図1に示した薄膜トランジスター基板をIII-I'II'線に沿って切って図示した断面図である。

【図4】本発明の第1実施例によって製造する第1の段階における薄膜トランジスター基板の配置図である。

【図5】図4においてIVb-IVb'線に沿って切って図示した断面図である。

【図6】図4においてIVc-IVc'線に沿って切って図示した断面図である。

【図7】図5の次の段階における断面図であり、図4のIVb-IVb'線に沿って切って図示した断面図である。

【図8】図6の次の段階における断面図であり、図4の

IVc-IVc' 線に沿って切って図示した断面図である。

【図9】図7及び図8の次の段階における薄膜トランジスター基板の配置図である。

【図10】図9においてVIb-VIb' 線を切って図示した断面図である。

【図11】図9においてVIc-VIc' 線を切って図示した断面図である。

【図12】厚さが異なる感光膜を形成する例を図示した断面図である。

【図13】厚さが異なる感光膜を形成する例を図示した断面図である。

【図14】厚さが異なる感光膜を形成する例を図示した断面図である。

【図15】厚さが異なる感光膜を形成する例を図示した断面図である。

【図16】図10の次の段階における断面図であり、図9のVIb-VIb' 線に沿って切って図示した断面図である。

【図17】図11の次の段階における断面図であり、図9のVIc-VIc' 線に沿って切って図示した断面図である。

【図18】図16の次の段階における断面図であり、図9のVIb-VIb' 線に沿って切って図示した断面図である。

【図19】図17の次の段階における断面図であり、図9のVIc-VIc' 線に沿って切って図示した断面図である。

【図20】図18の次の段階における断面図であり、図9のVIb-VIb' 線に沿って切って図示した断面図である。

【図21】図19の次の段階における断面図であり、図9のVIc-VIc' 線に沿って切って図示した断面図である。

【図22】図20及び図21の次の段階における薄膜トランジスター基板の配置図である。

【図23】図22においてXIIIb-XIIIb' 線に沿って切って図示した断面図である。

【図24】図22においてXIIIc-XIIIc' 線に沿って切って図示した断面図である。

【図25】本発明の第2実施例による液晶表示装置用薄膜トランジスター基板の配置図である。

【図26】図25に図示した薄膜トランジスター基板をXV-XV' 線に沿って切って図示した断面図である。

【図27】図25に図示した薄膜トランジスター基板をXVI-XVI' に沿って切って図示した断面図である。

【図28】本発明の第2実施例にしたがって製造する第1段階における薄膜トランジスター基板の配置図である。

【図29】図28においてXVIIb-XVIIb' 線に沿って切って図示した断面図である。

【図30】図28においてXVIIc-XVIIc' 線に沿って切って図示した断面図である。

【図31】図28から図30の次の段階における薄膜トランジスター基板の配置図である。

【図32】図31においてXVIIIb-XVIIIb' 線に沿って切って図示した断面図である。

【図33】図31においてXVIIIc-XVIIIc' 線に沿って切って図示した断面図である。

【図34】図31から図33の次の段階における薄膜トランジスター基板の配置図である。

【図35】図34においてXIXb-XIXb' 線に沿って切って図示した断面図である。

【図36】図34においてXIXc-XIXc' 線に沿って切って図示した断面図である。

【図37】図34においてXIXb-XIXb' 線に沿って切って図示した断面図であって、図35の次の段階における断面図である。

【図38】図34においてXIXb-XIXb' 線に沿って切って図示した断面図であって、図37の次の段階における断面図である。

【図39】図34においてXIXc-XIXc' 線に沿って切って図示した断面図であって、図37の次の段階における断面図である。

【図40】本発明の第3実施例による薄膜トランジスター基板の断面図であって、図25に図示した薄膜トランジスター基板をXV-XV' 線に沿って切って図示した断面図である。

【図41】本発明の第3実施例による薄膜トランジスター基板の断面図であって、図25に図示した薄膜トランジスター基板をXVI-XVI' 線に沿って切って図示した断面図である。

【図42】図34においてXIXb-XIXb' 線に沿って切って図示した断面図である。

【図43】図34においてXIXc-XIXc' 線に沿って切って図示した断面図である。

【図44】図34においてXIXb-XIXb' 線に沿って切って図示した断面図であって、第3実施例によって図42の次の段階を工程順にしたがって示した図である。

【図45】図34においてXIXc-XIXc' 線に沿って切って図示した断面図であって、第3実施例によって図43の次の段階を工程順にしたがって示した図である。

【図46】図34においてXIXb-XIXb' 線に沿って切って図示した断面図であって、第3実施例によって図44の次の段階を行程順にしたがって示した図である。

【図47】図34においてXIXc-XIXc' 線に沿って切って図示した断面図であって、第3実施例によって図45の次の段階を行程順にしたがって示した図である。

【図48】本発明の第4実施例による液晶表示装置用薄膜トランジスター基板の構造を図示した配置図である。

【図49】本発明の第5実施例による液晶表示装置用薄

膜トランジスタ基板の構造を図示した配置図である。

【図50】図49においてT部分を詳細に図示した拡大図である。

【図51】図50においてXXX-XXX'線に沿って切って図示した断面図である。

【図52】本発明の第5実施例による液晶表示装置用薄膜トランジスタ基板の製造工程を示した図面であって、図50においてXXX-XXX'線に沿って切って示した断面図である。

【図53】本発明の第6実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した断面図であって、それぞれ図1においてII-II'に沿って切断した断面図である。

【図54】本発明の第6実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した断面図であって、それぞれ図1においてIII-III'線に沿って切断した断面図である。

【図55】本発明の第6実施例による液晶表示装置用薄膜トランジスタ基板の製造工程順にしたがって図示した断面図であって、図9においてVIb-VIb'線に沿って切って図示した断面図である。図16次の段階を示した図面である。

【図56】本発明の第6実施例による液晶表示装置用薄膜トランジスタ基板の製造工程順にしたがって図示した断面図であって、図9においてVIc-VIc'線に沿って切って図示した断面図である。図17の次の段階を示した図面である。

【図57】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法において用いられる第2のマスクの微細パターン構造を図示した配置図である。

【図58】図57AからCのマスクを用いて形成された感光膜パターンを図示した図面であって、図58bは図58aにおいてXXXVIb-XXXVIb'線に沿って切断した断面図である。

【図59】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法で用いられる改善された光マスクの構造を示した配置図である。

【図60】図59AからCのマスクを用いて形成された感光膜パターンを示した図面であって、図60Bは図60AにおいてXXXVIIIb-XXXVIIIb'線に沿って切断した断面図である。

【図61】本発明の第4実施例による液晶表示装置用薄膜トランジスタ基板の製造方法においてチャンネル部を鉤に形成するためのマスクの微細パターン構造を図示した配置図である。

【図62】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法において、半透明膜を有す

る第2のマスクの構造を示した配置図である。

【図63】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の製造方法において、半透明膜を有する第2のマスクの構造を示した配置図である。

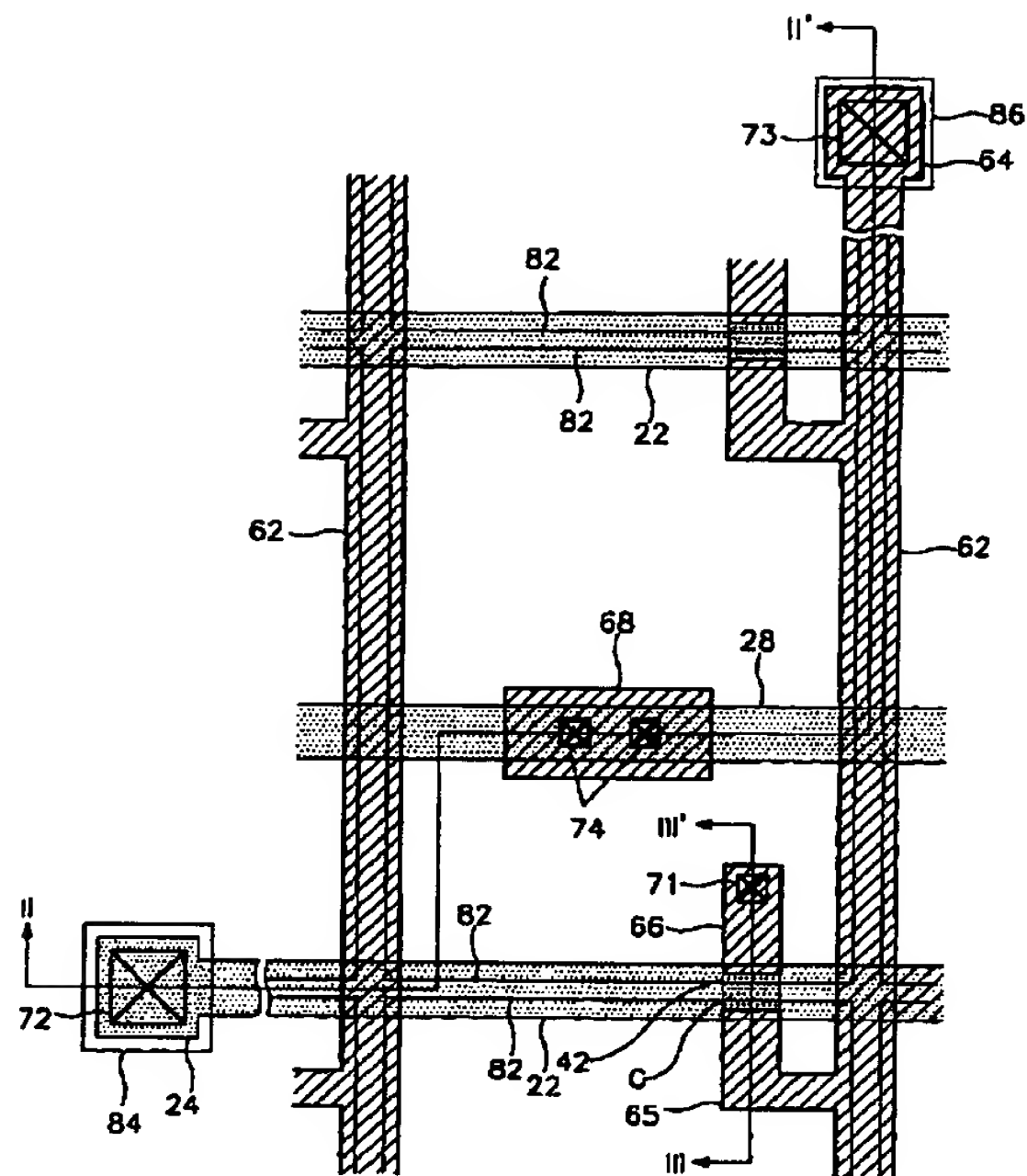
【図64】本発明の第4実施例による液晶表示装置用薄膜トランジスタ基板の製造方法に用いる第2のマスクでチャンネル部の構造だけを示した配置図である。

【図65】本発明の第4実施例による液晶表示装置用薄膜トランジスタ基板の製造方法に用いる第2のマスクでチャンネル部の構造だけを示した配置図である。

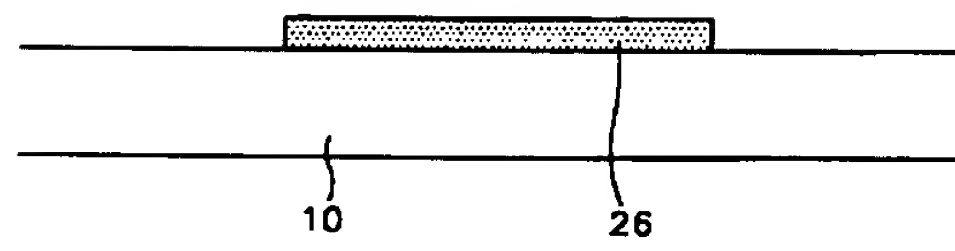
【符号の説明】

10	絶縁基板
22	ゲート線
24	ゲートパッド
26	ゲート電極
28	維持電極
30	ゲート絶縁膜
40	半導体層
50	接触層
42	薄膜トランジスタ用半導体パターン
48	半導体パターン
55、56、58	接触層パターン
57	接触層パターン
60	導電体層
62	データ線
64	データパッド
65	ソース電極
66	ドレイン電極
67	ソースドレイン用導電体パターン
68	維持蓄電器用導電体パターン
70	保護膜
71、72、73、74	接触孔
82	画素電極
84、86	補助ゲートパッド
112	第2部分
110、114、200、210、220	感光膜
122、124、250	感光膜パターン
300	薄膜
410	スリット
411、412、413	スリットパターン
420	パターン
430	不透明なパターン
500	マスク用基板
510、511	半透明膜
520	不透明パターン

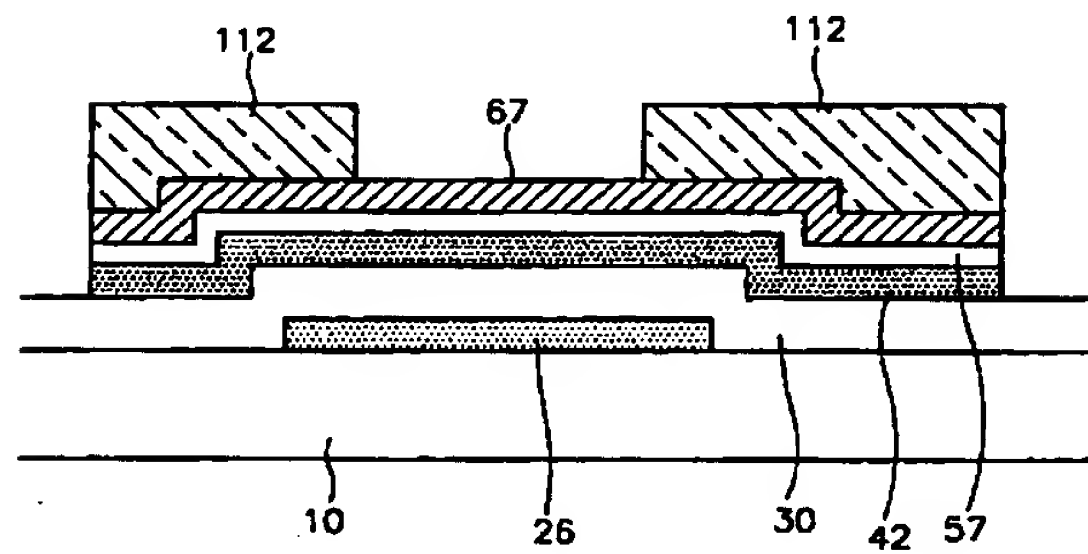
【図 1】



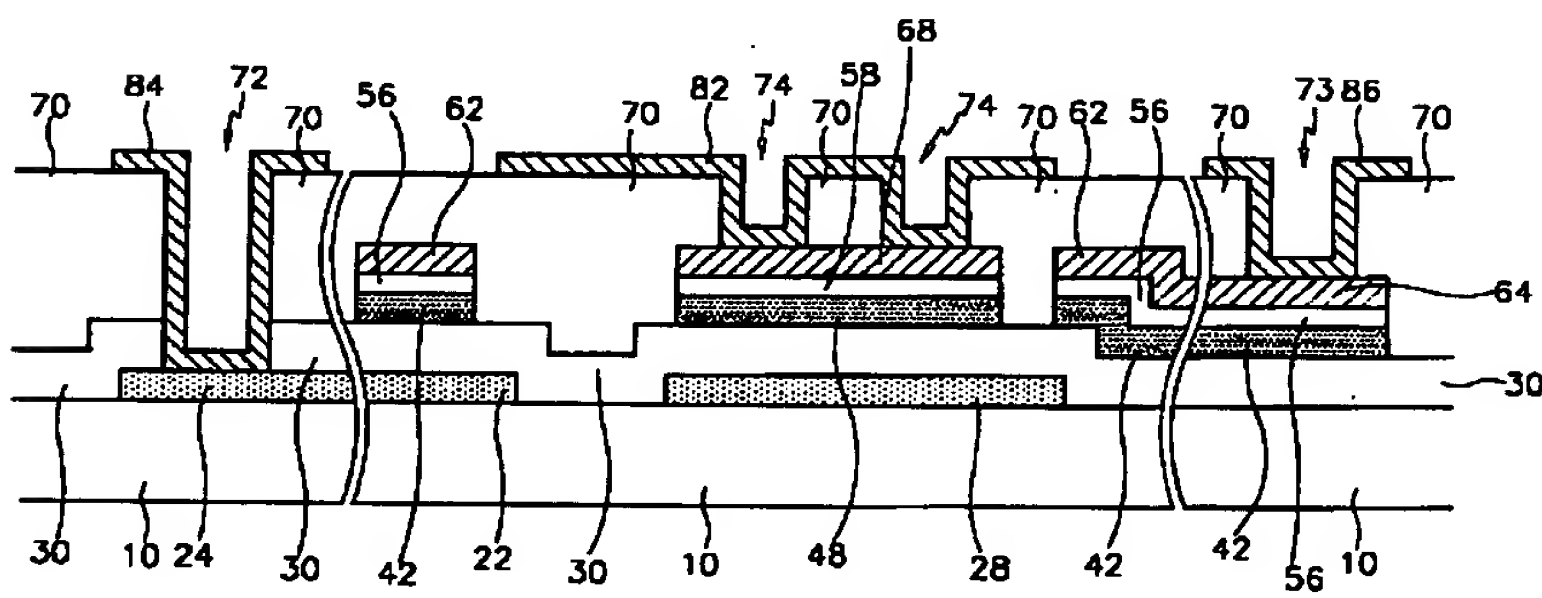
【図 6】



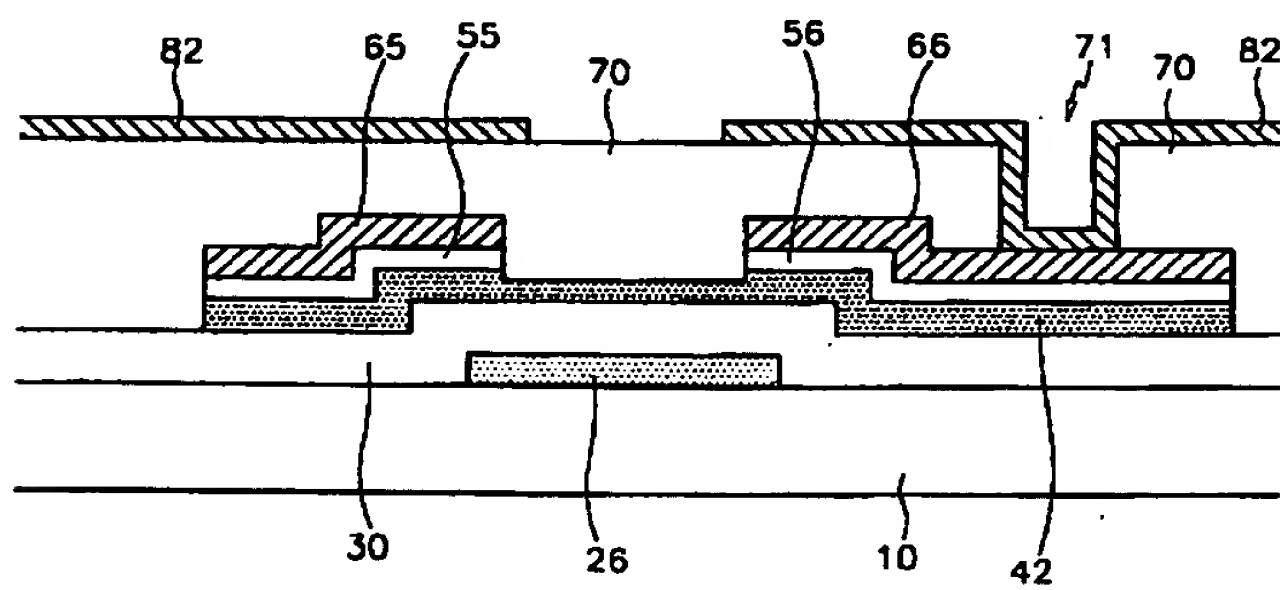
【図 19】



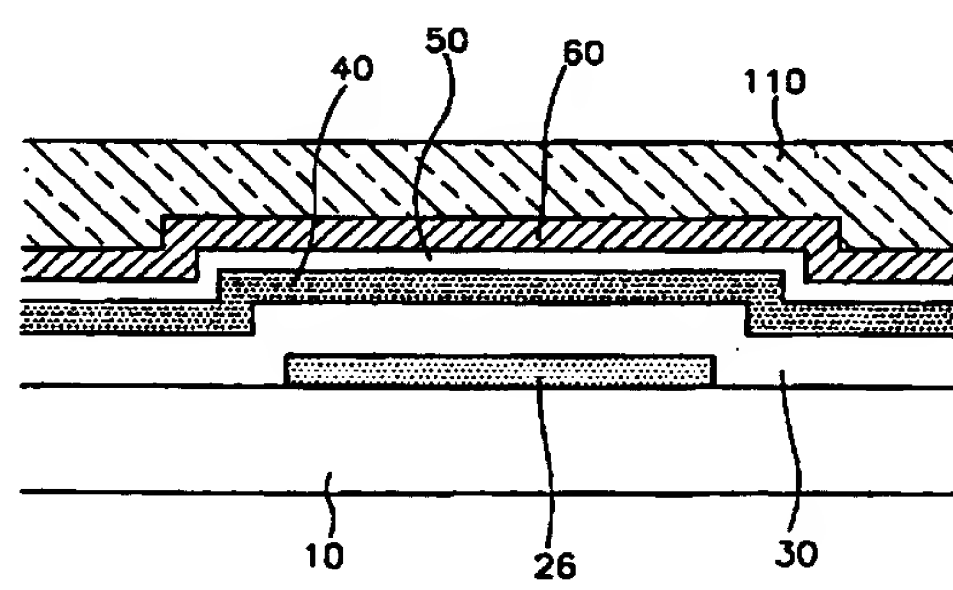
【図 2】



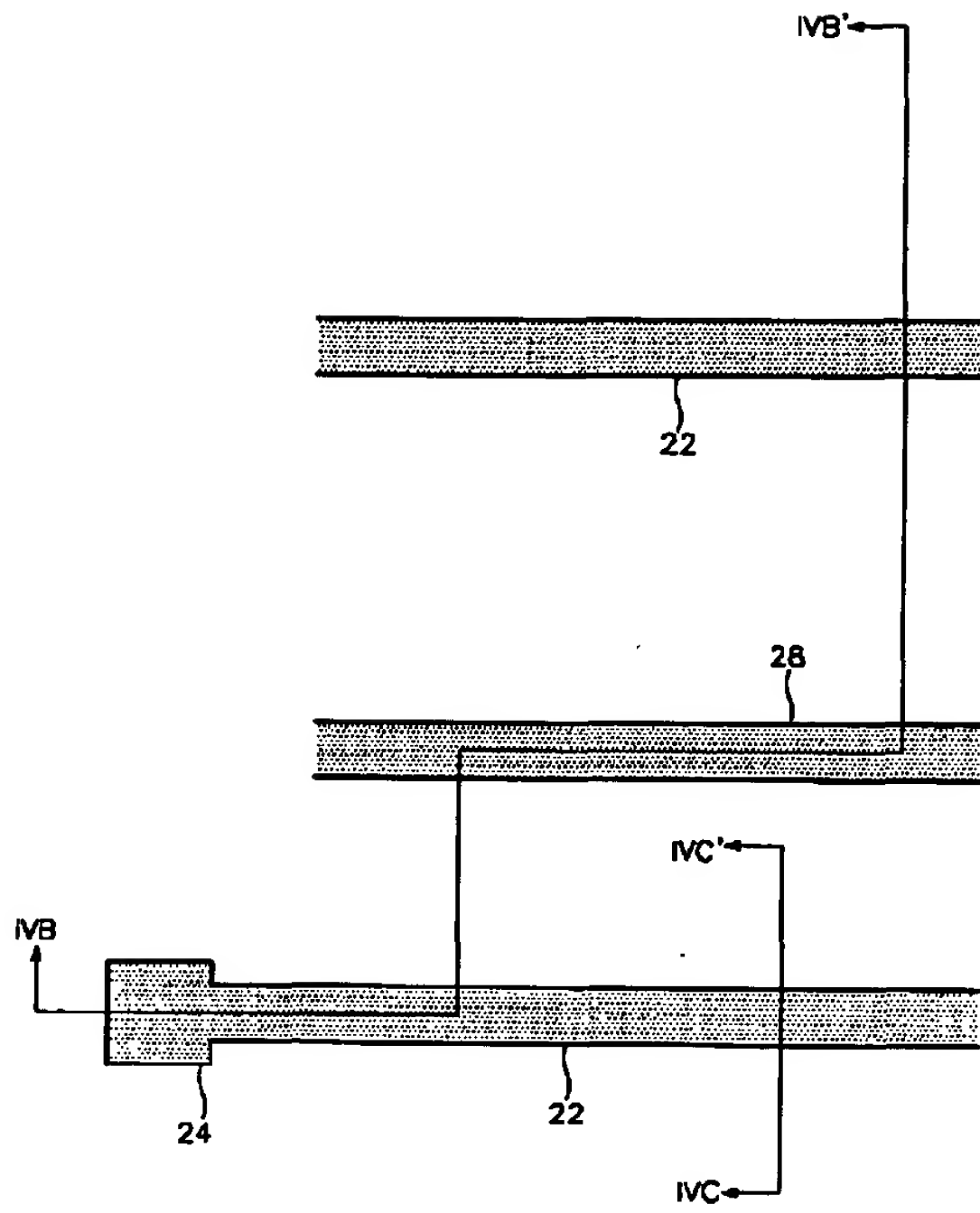
【図 3】



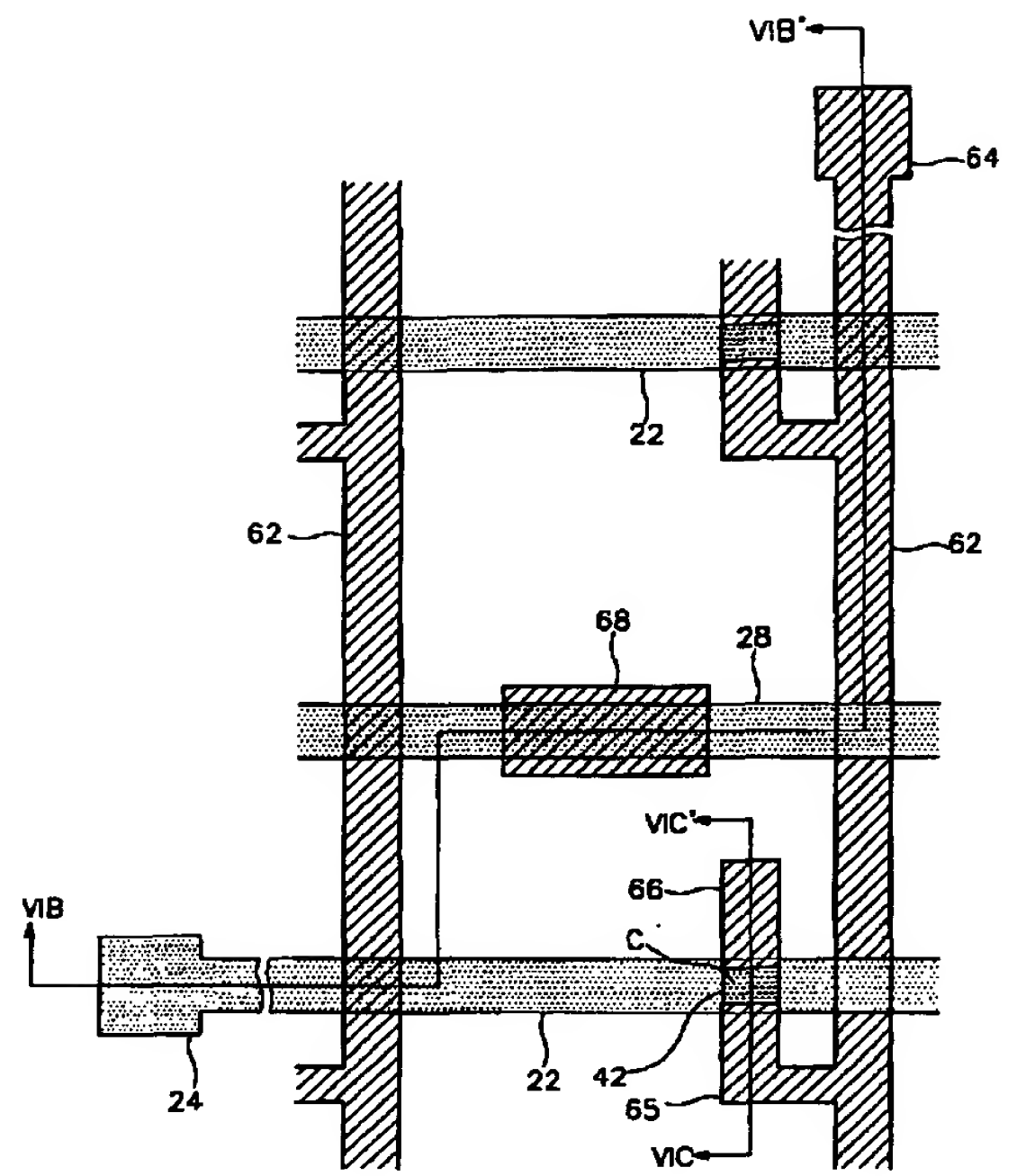
【図 8】



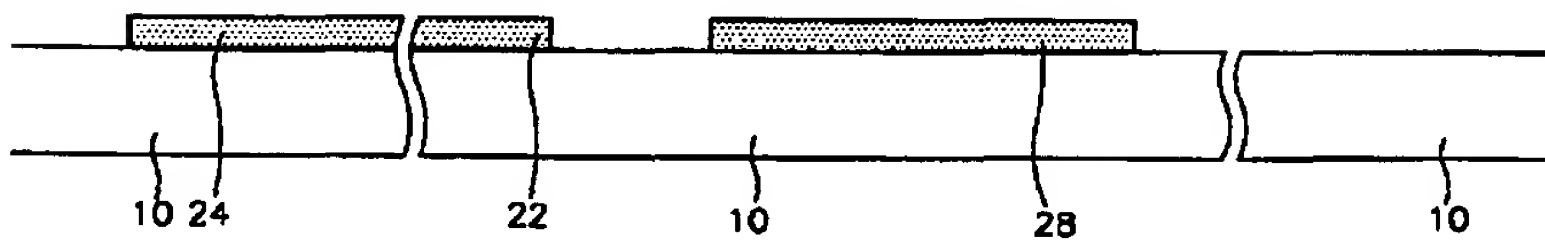
【図 4】



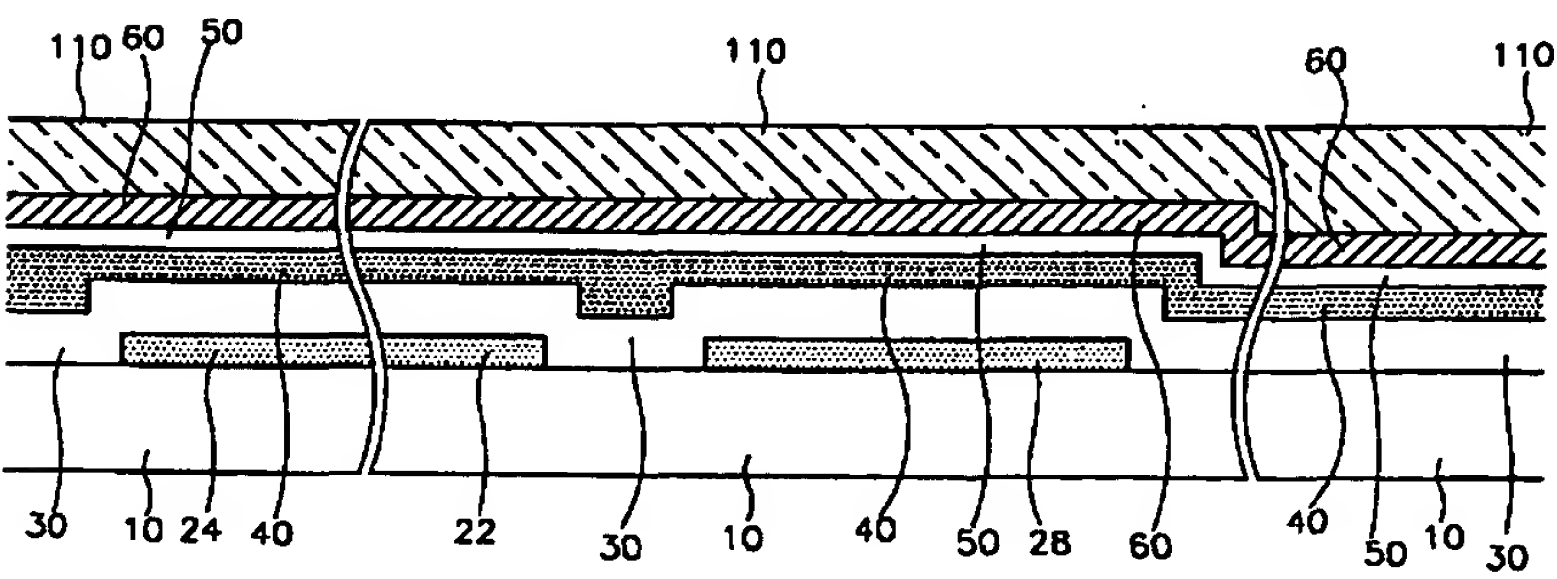
【図 9】



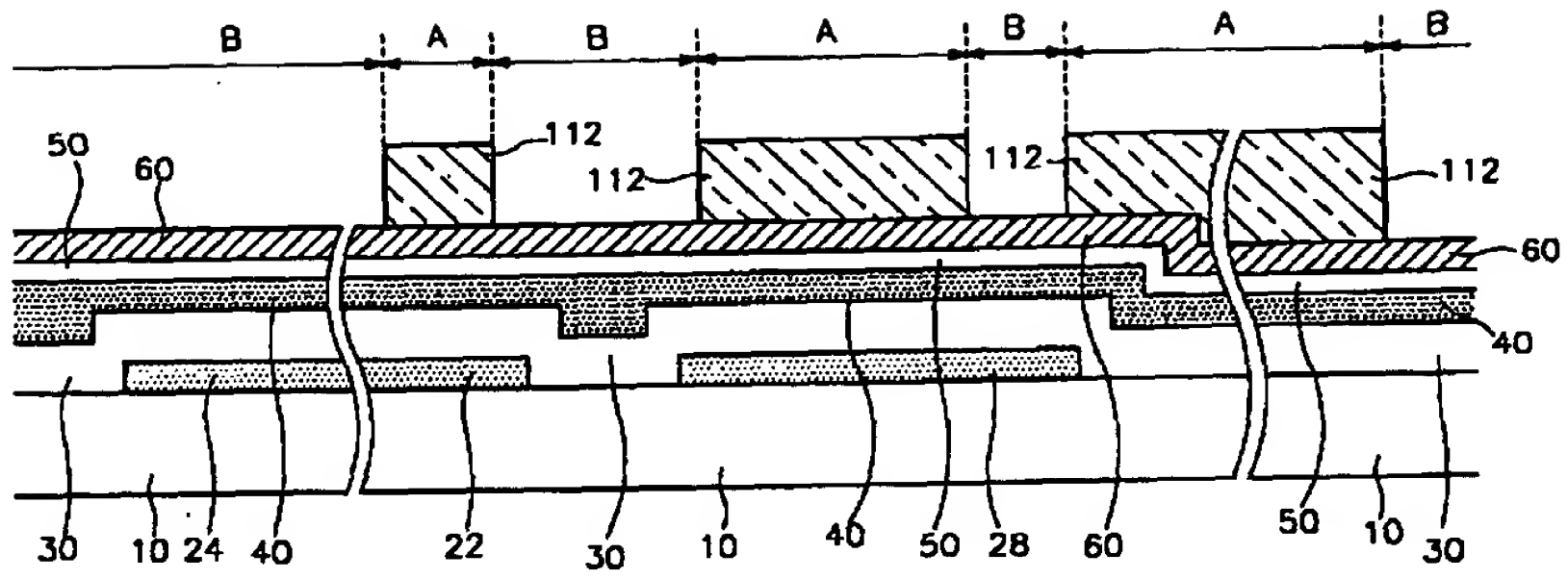
【図 5】



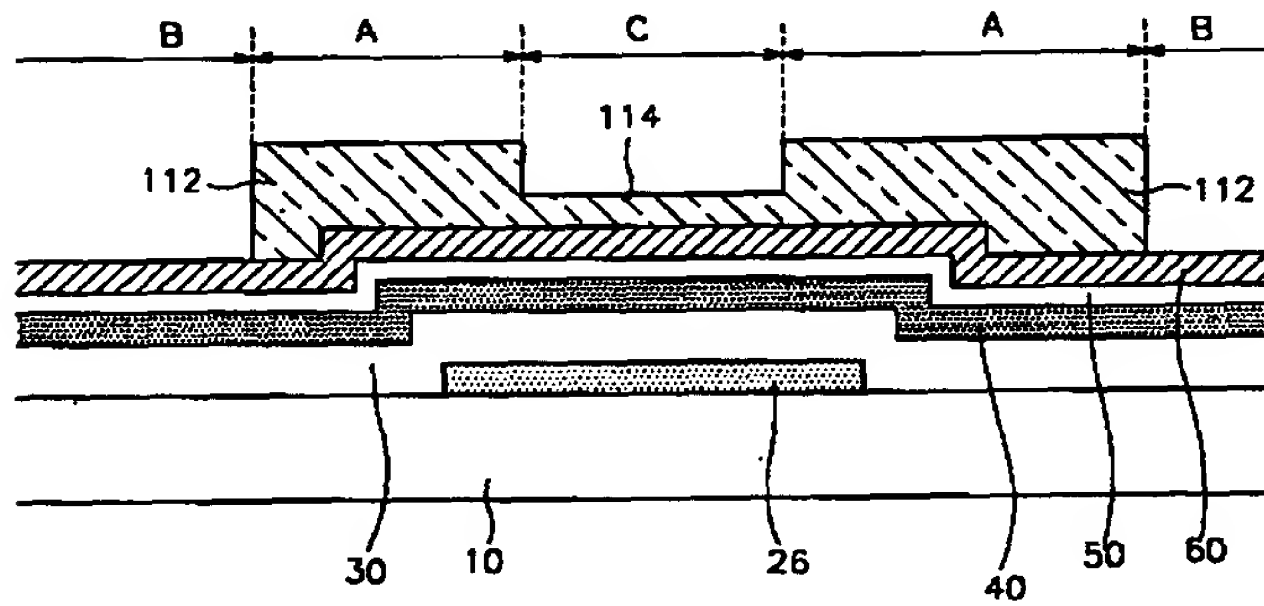
【図 7】



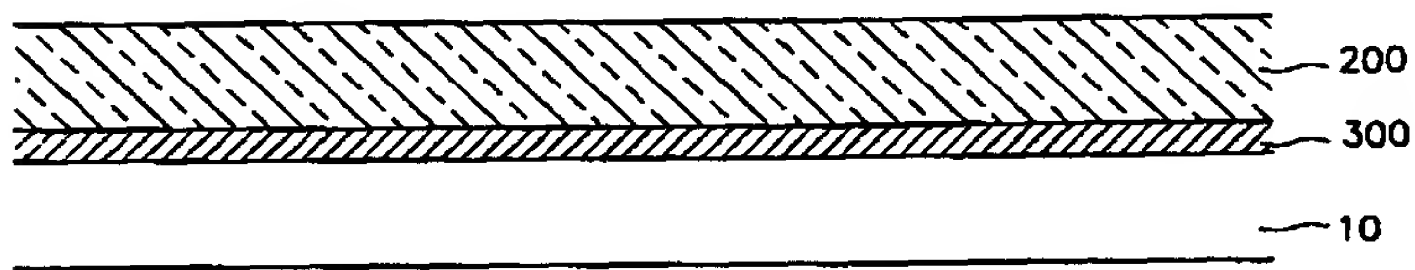
【図10】



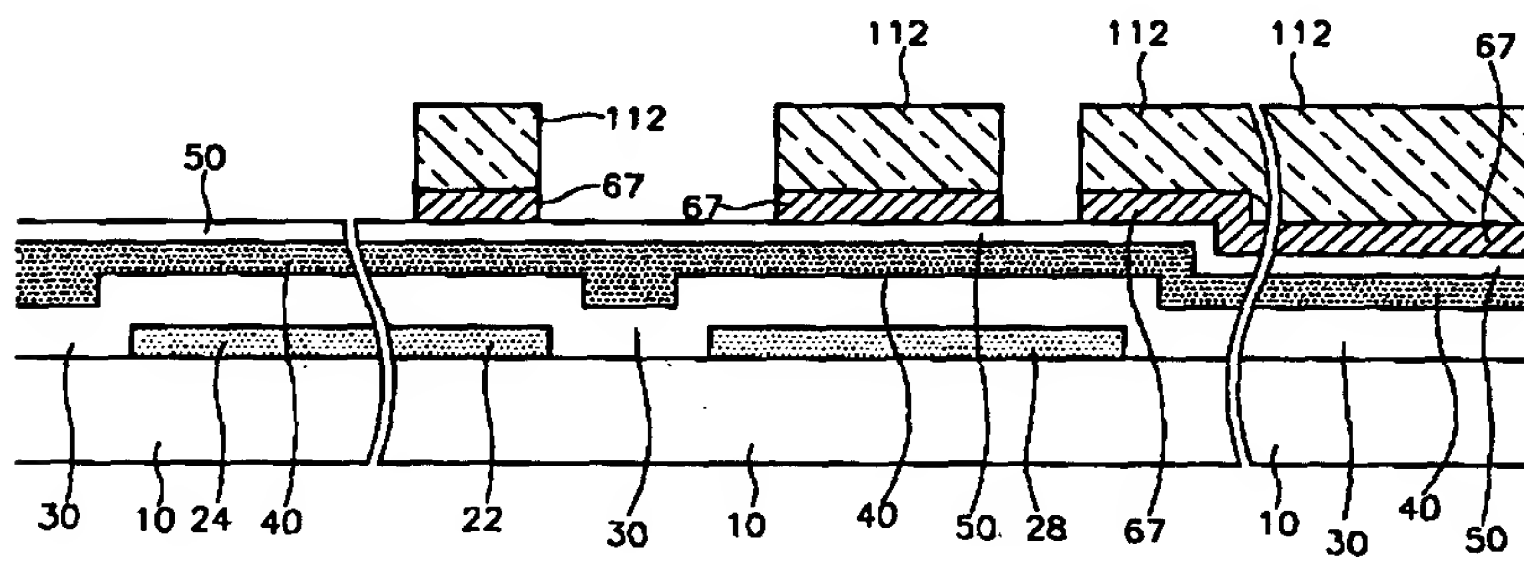
【図11】



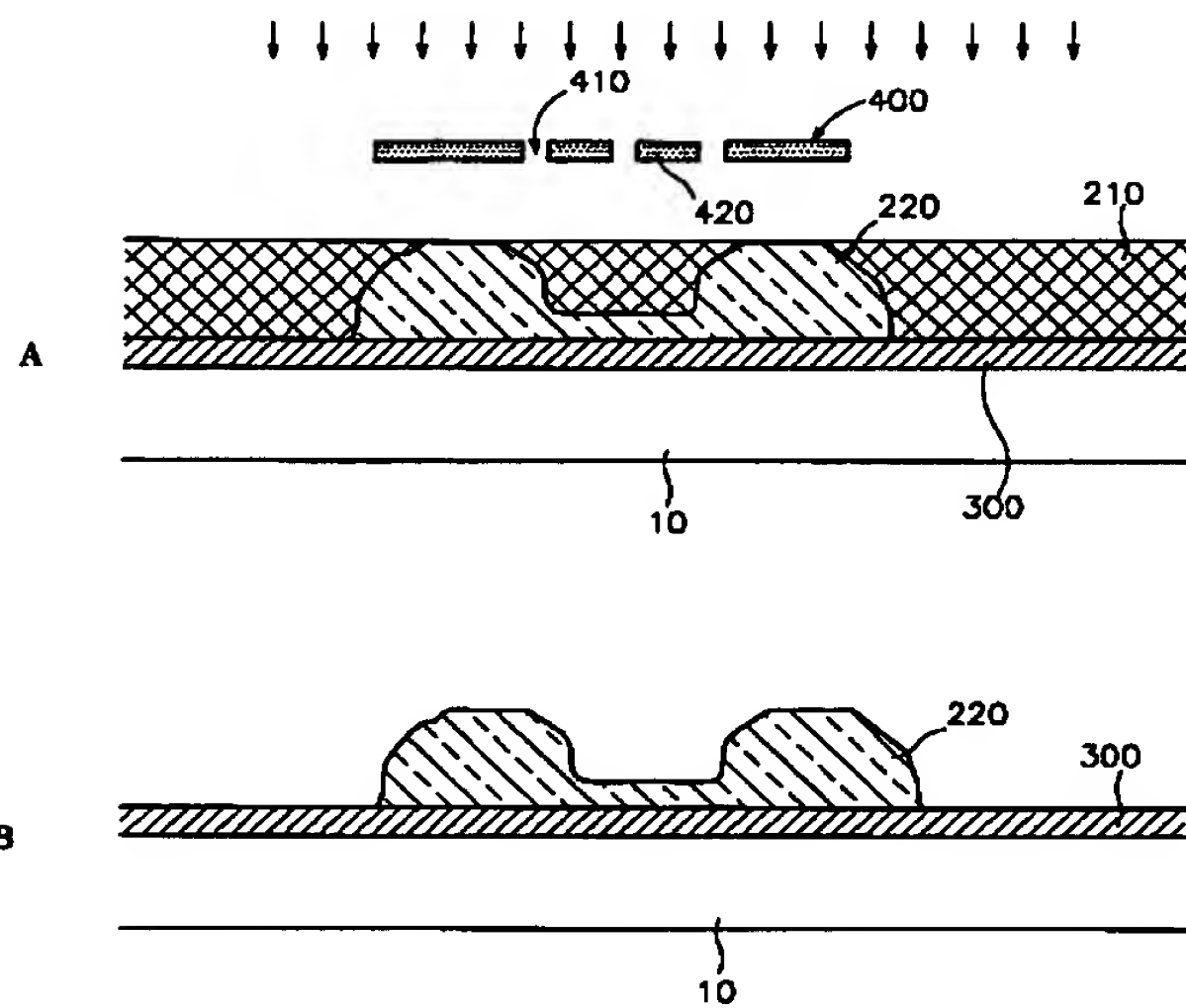
【図12】



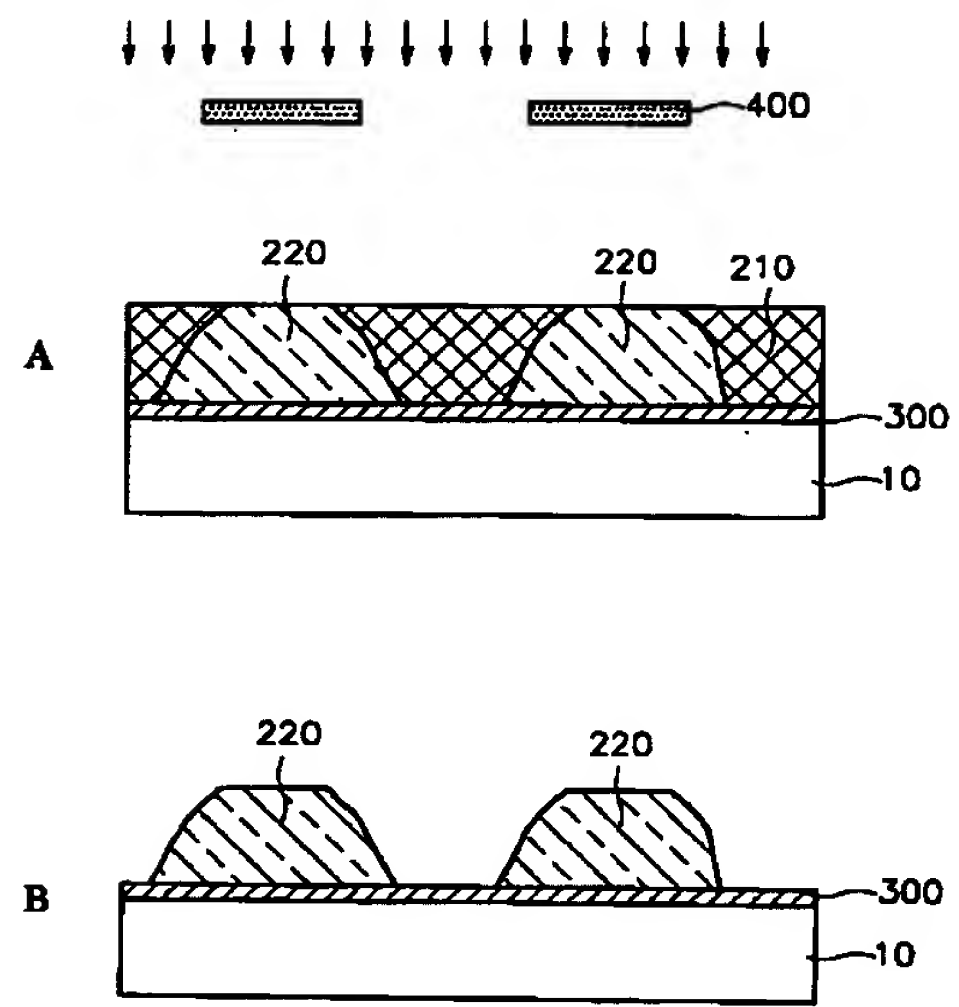
【図16】



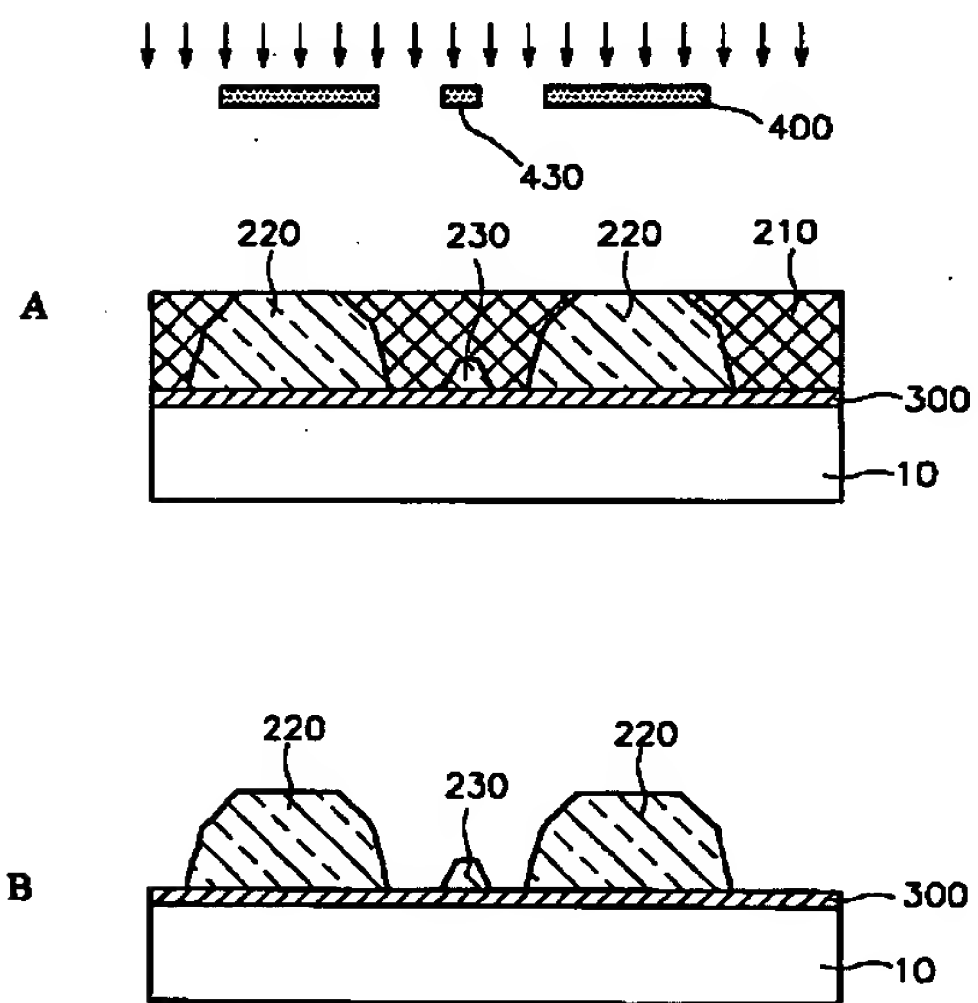
【図 13】



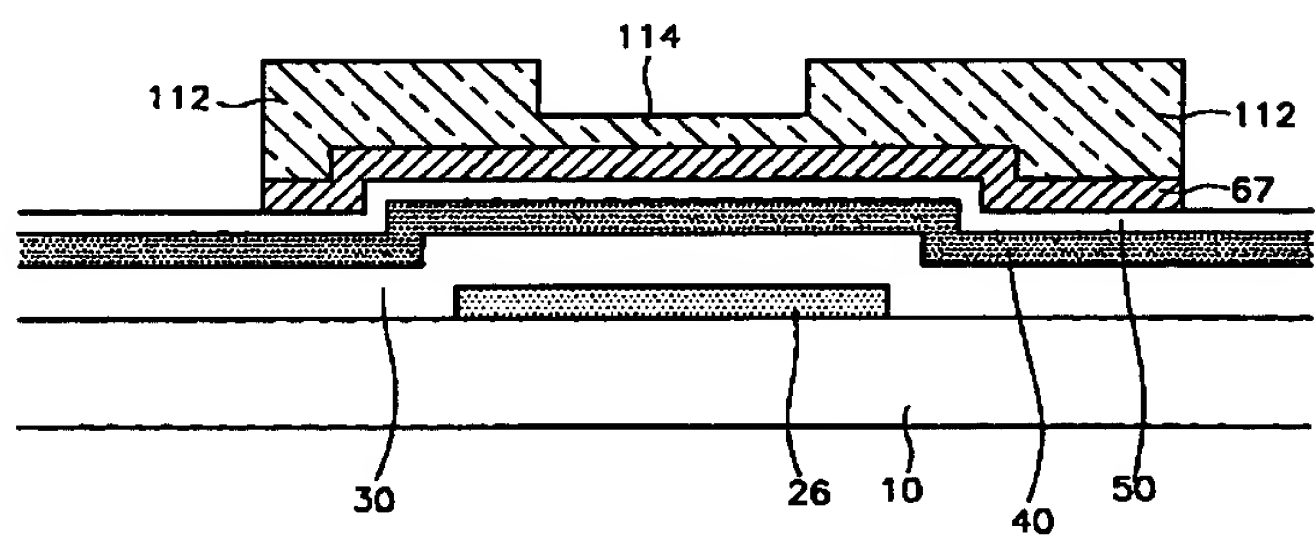
【図 14】



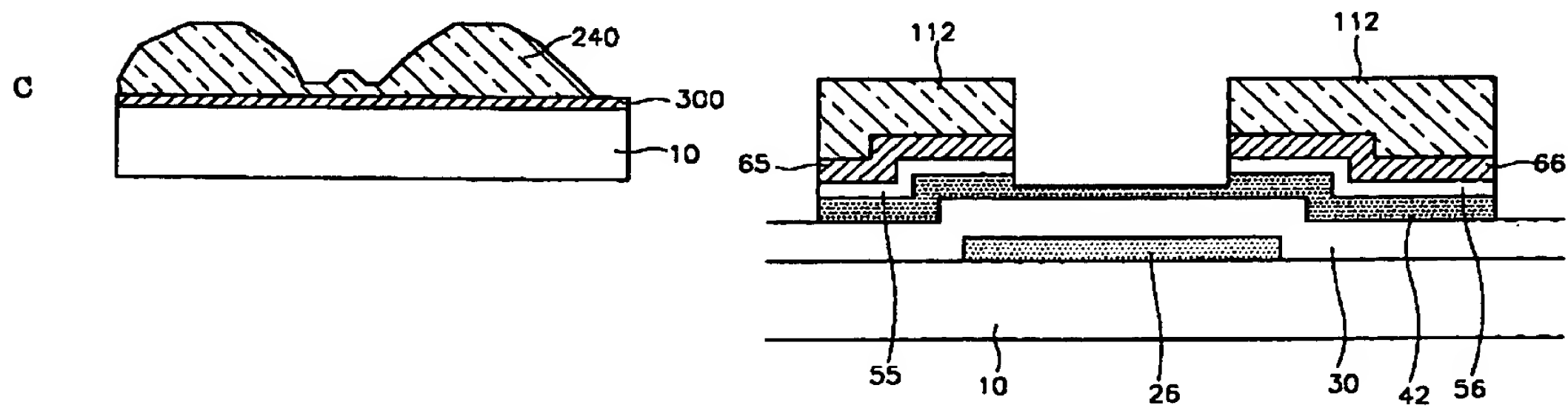
【図 15】



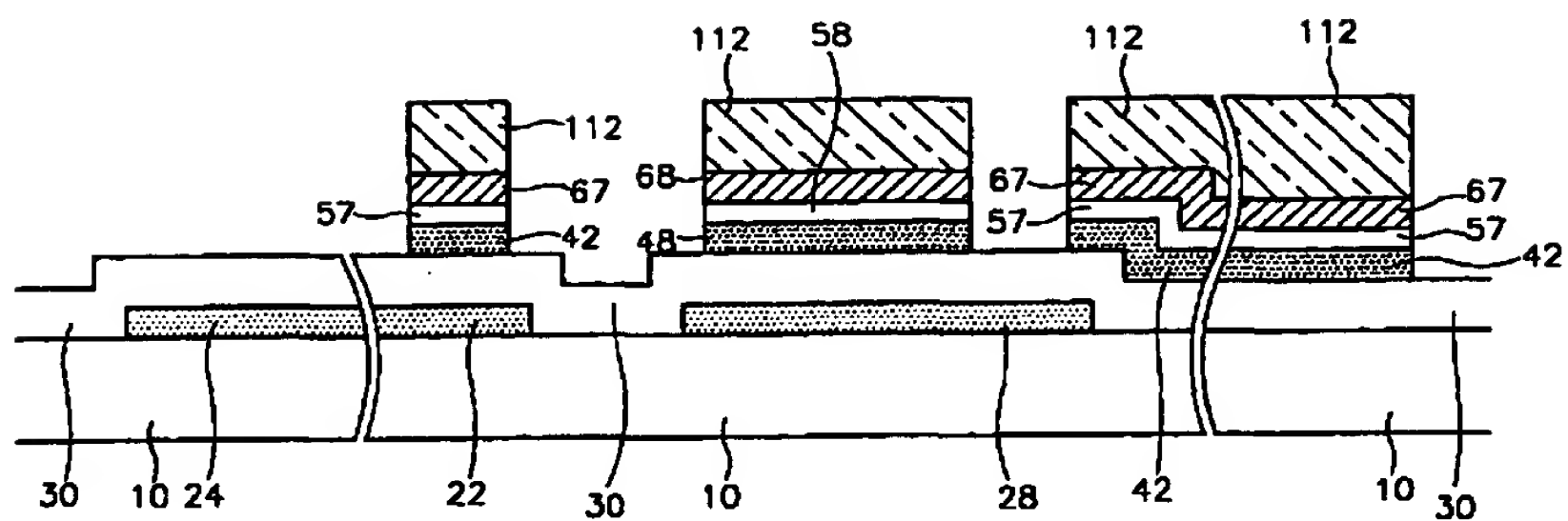
【図 17】



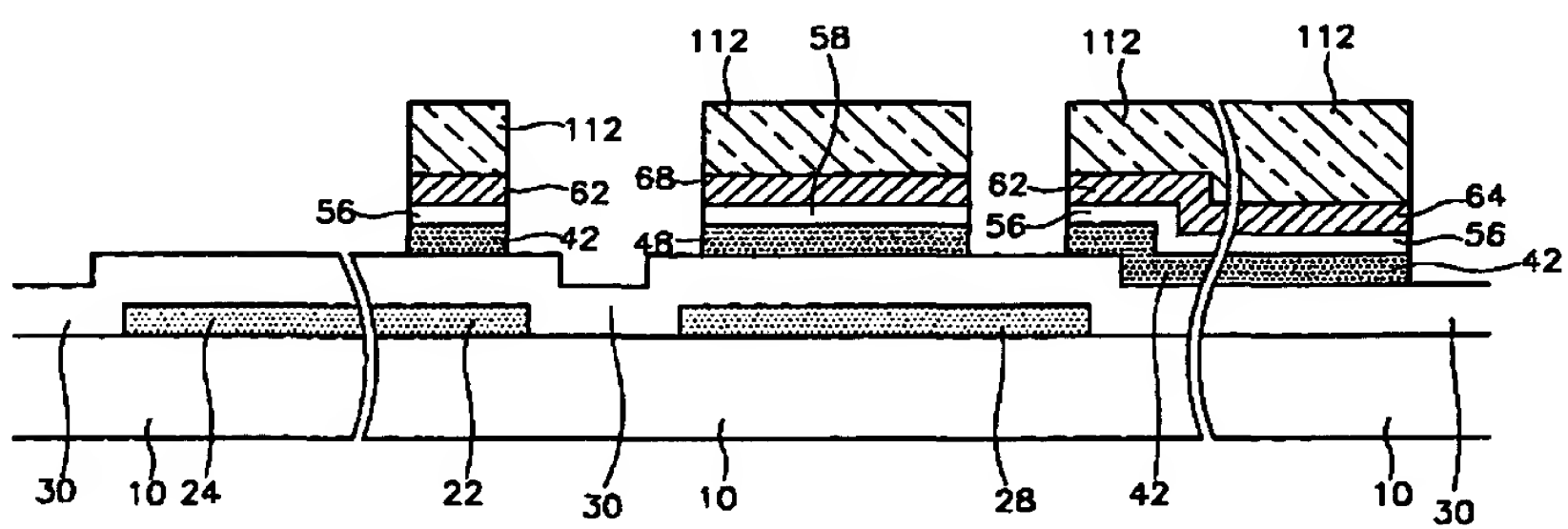
【図 21】



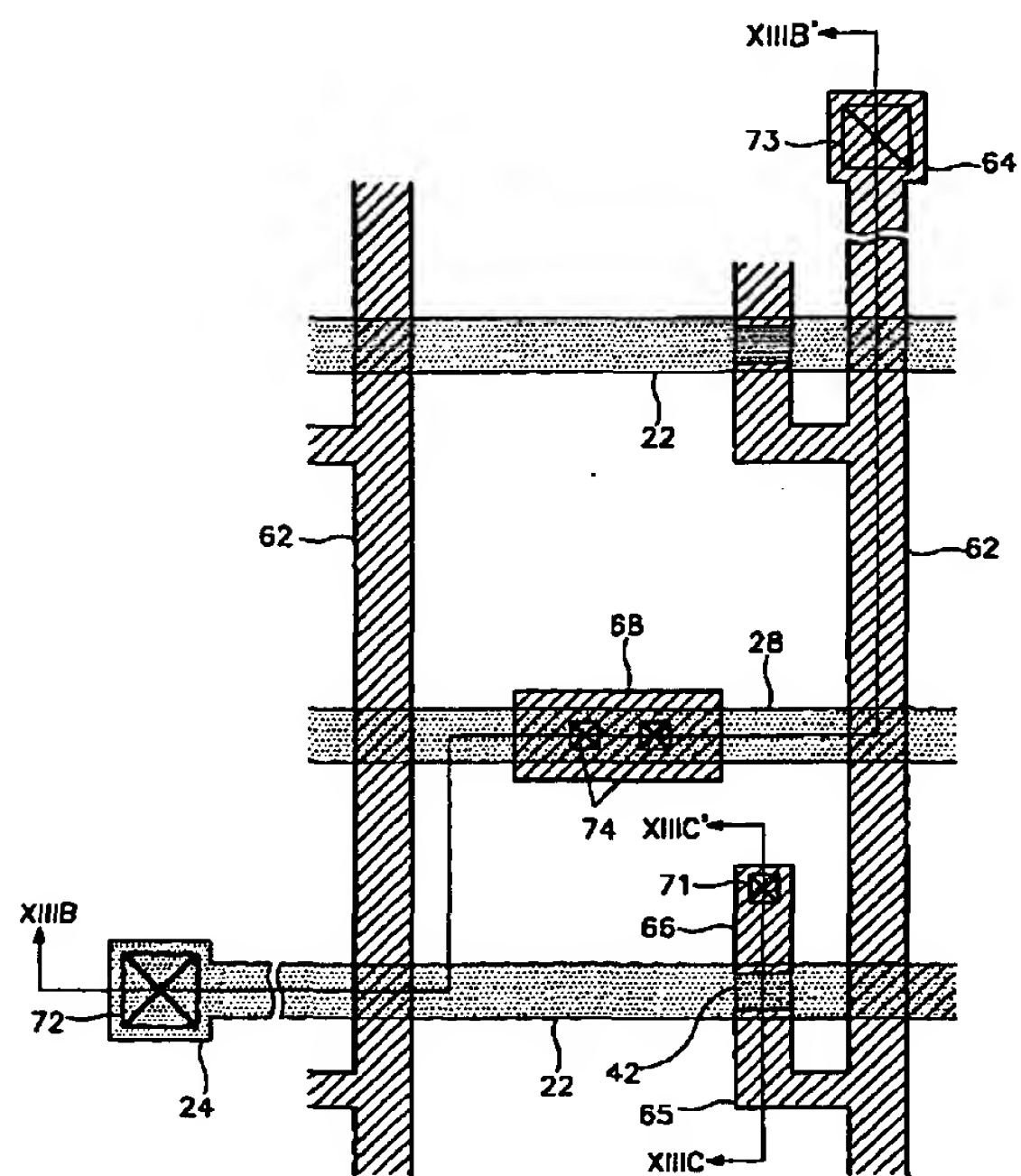
【図18】



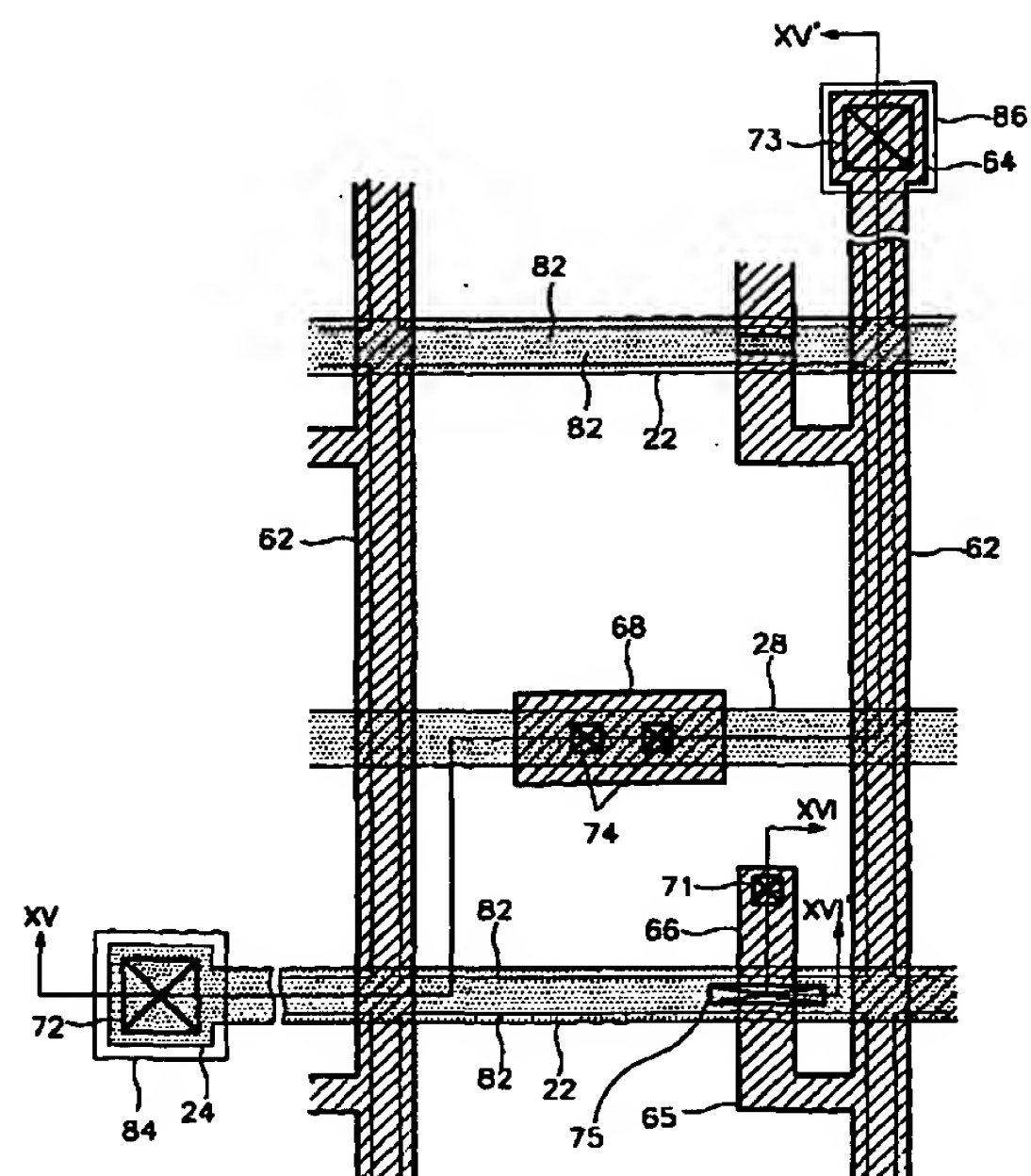
【図20】



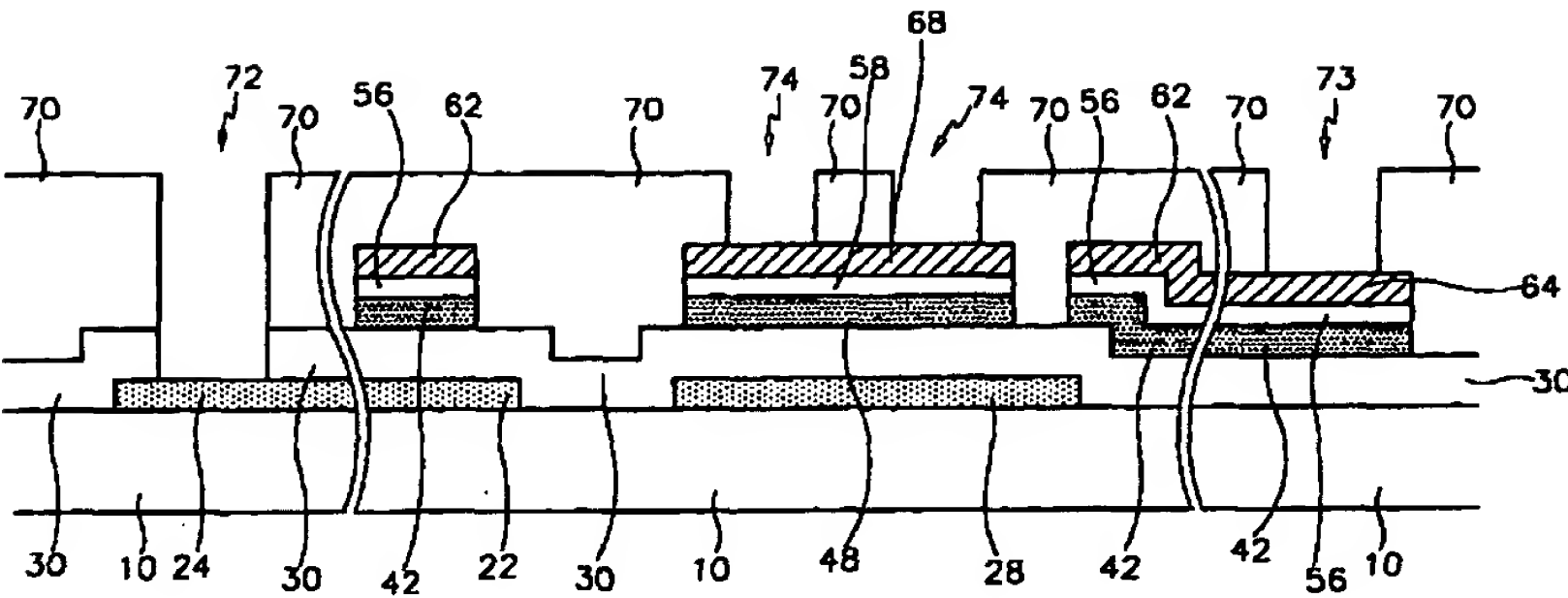
【図22】



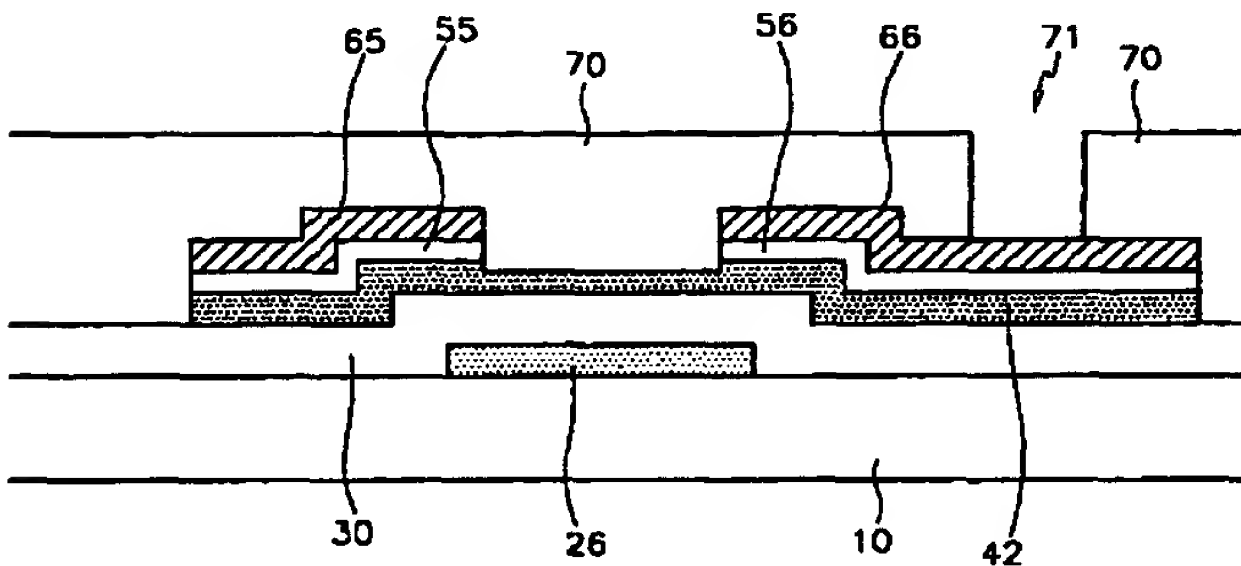
【図25】



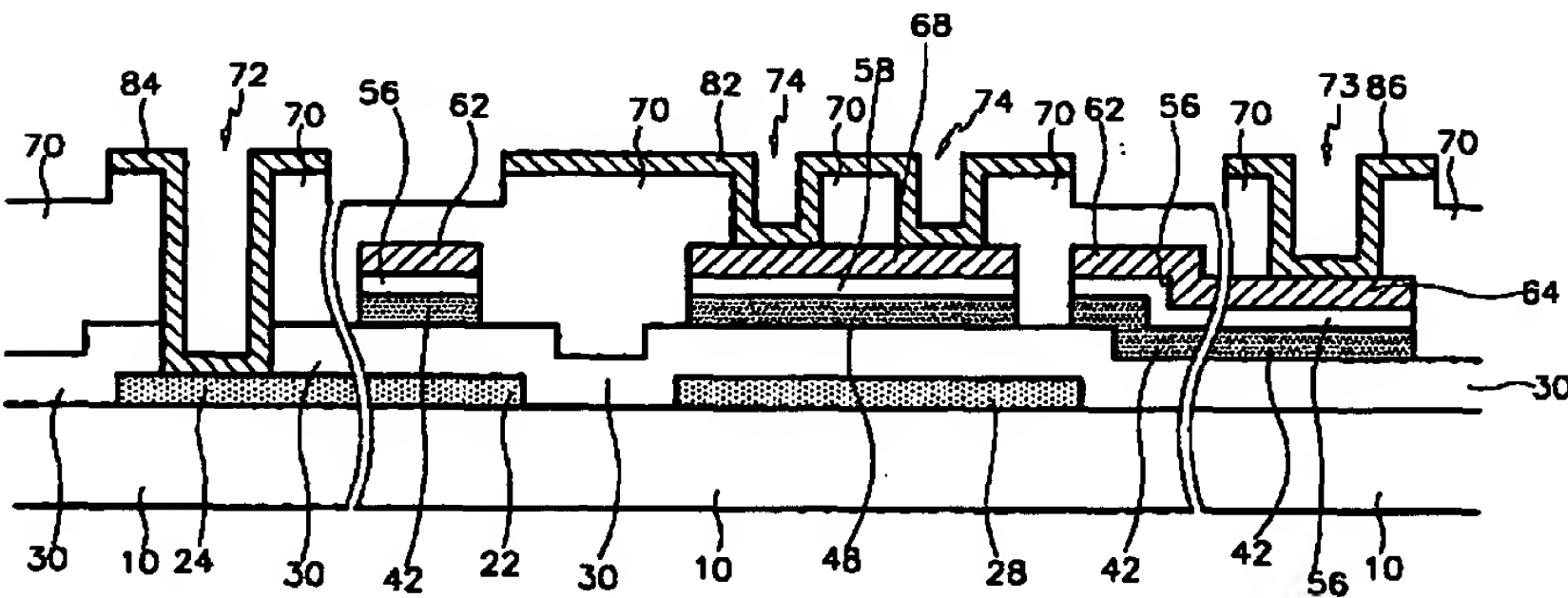
【図 23】



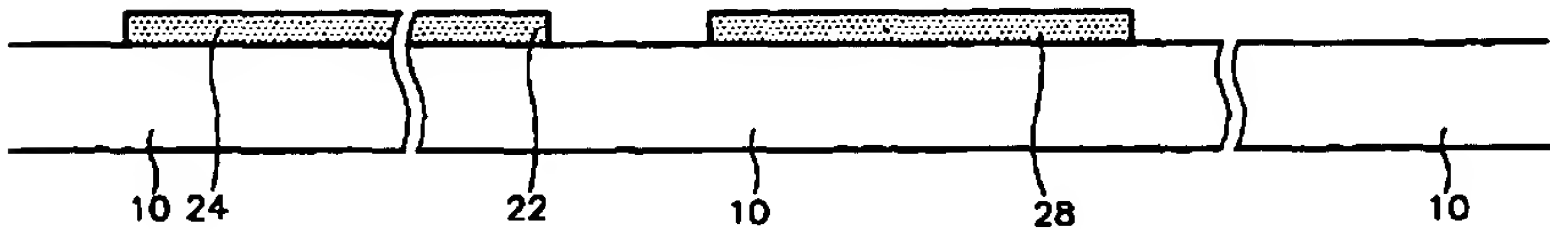
【図 24】



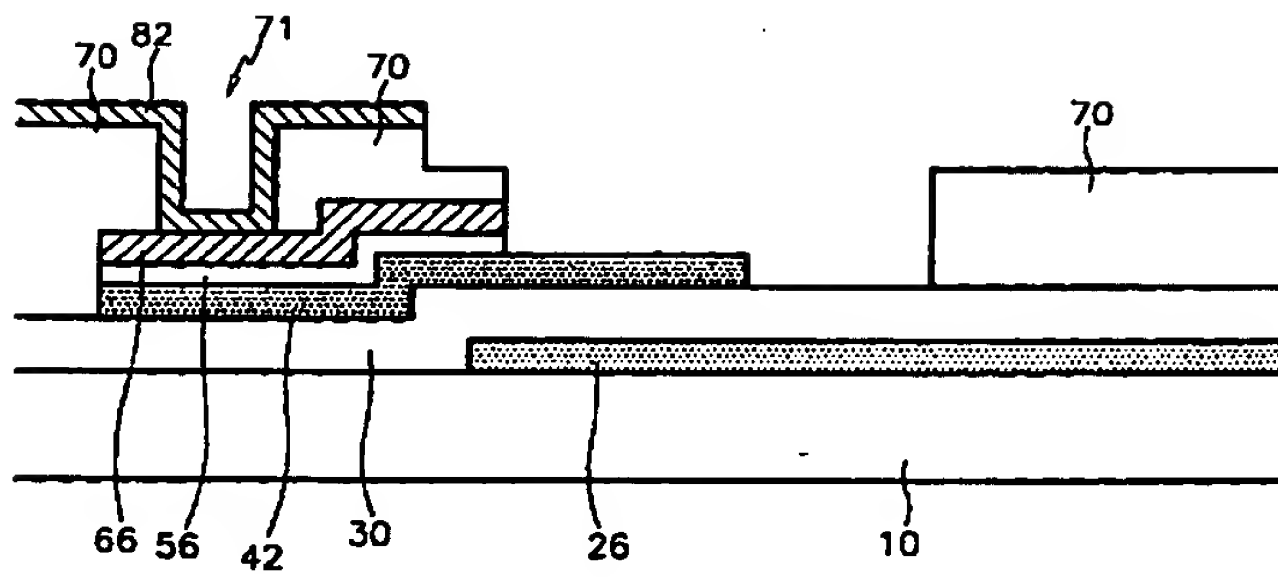
【图 26】



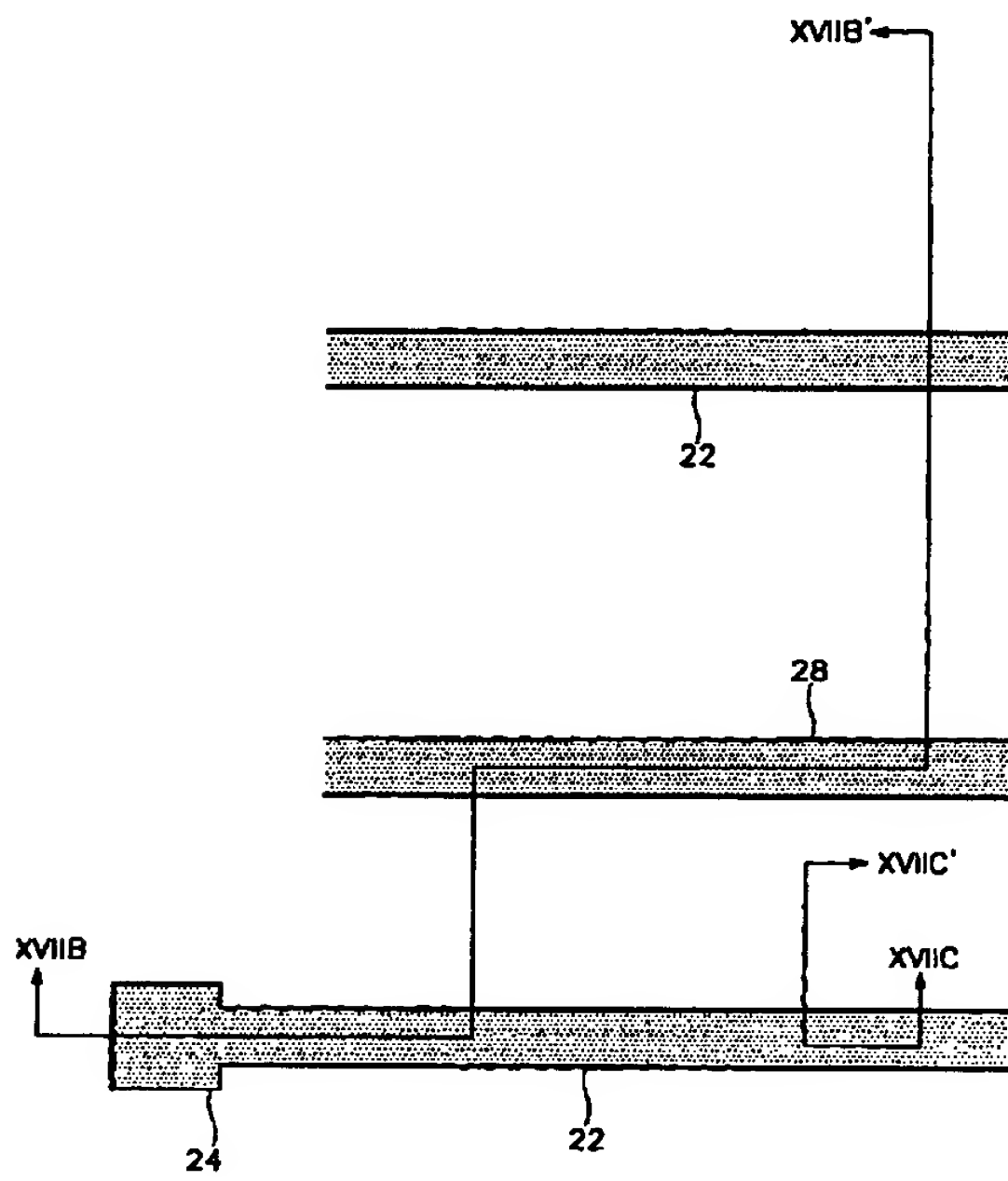
【图 29】



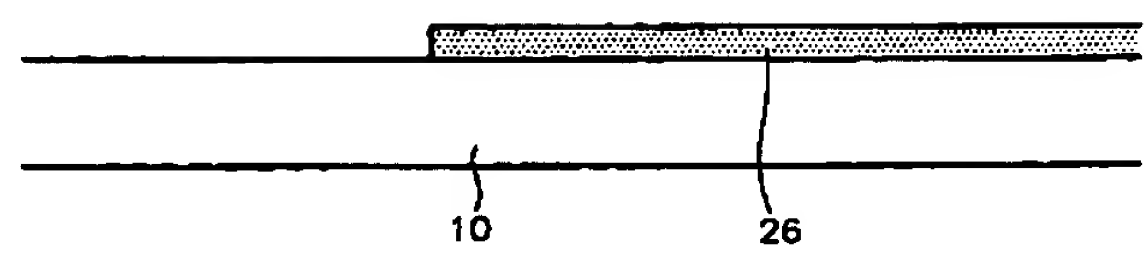
【図 27】



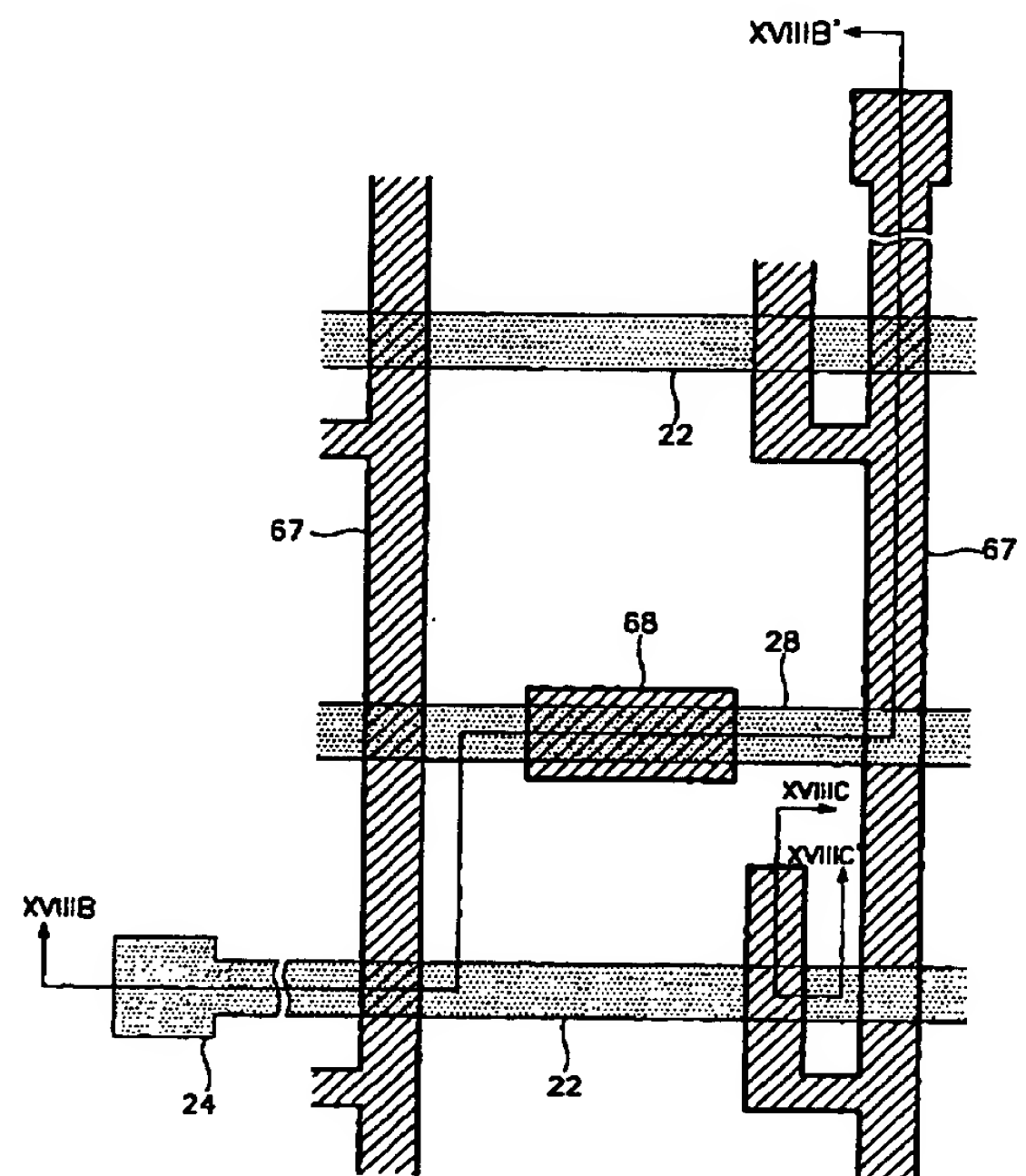
【図 28】



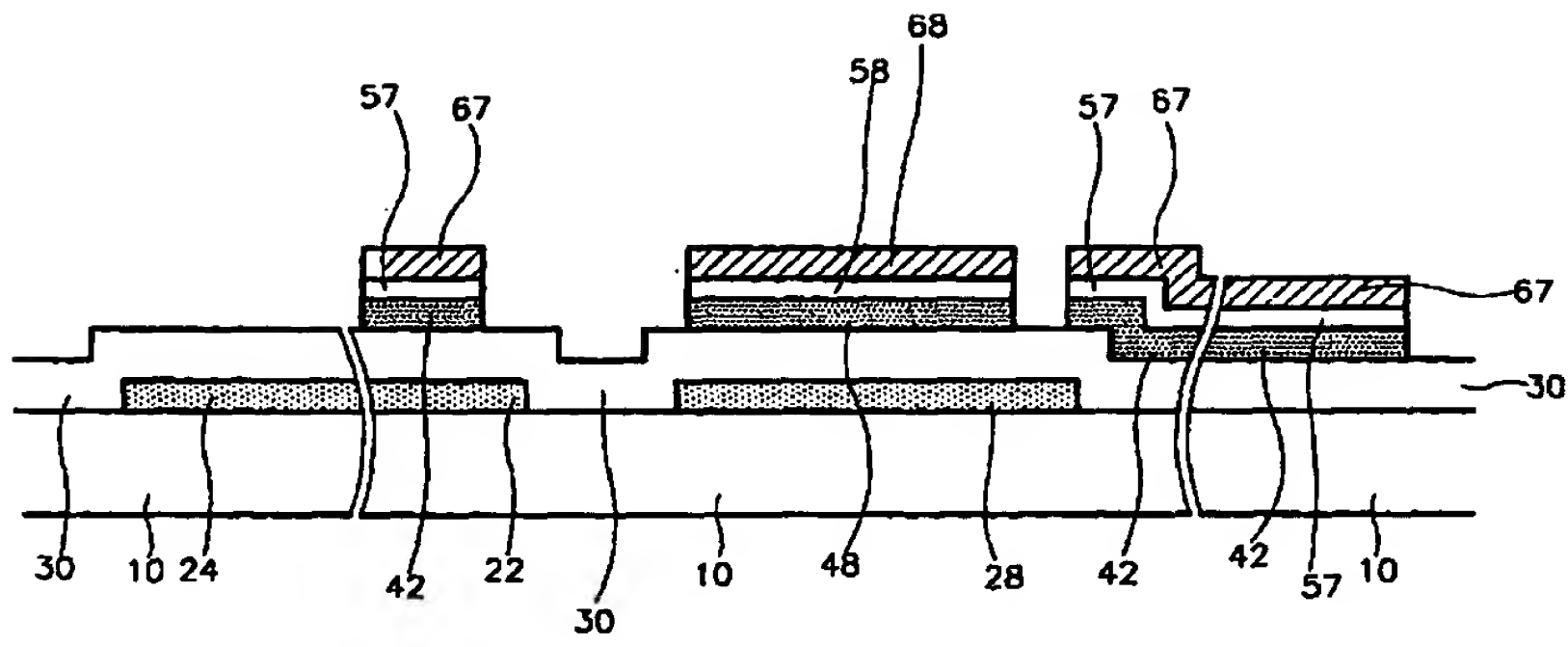
【図 30】



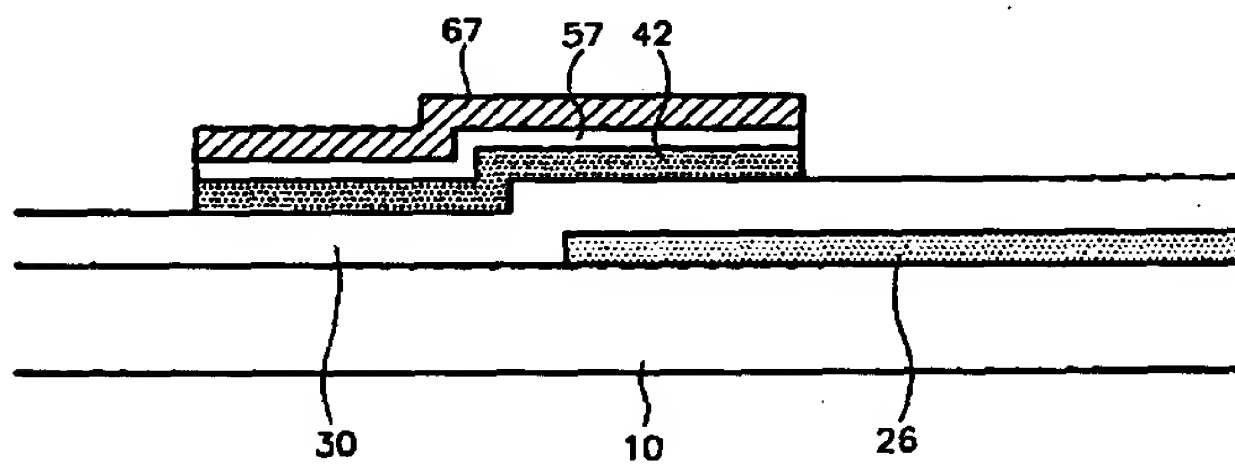
【図 31】



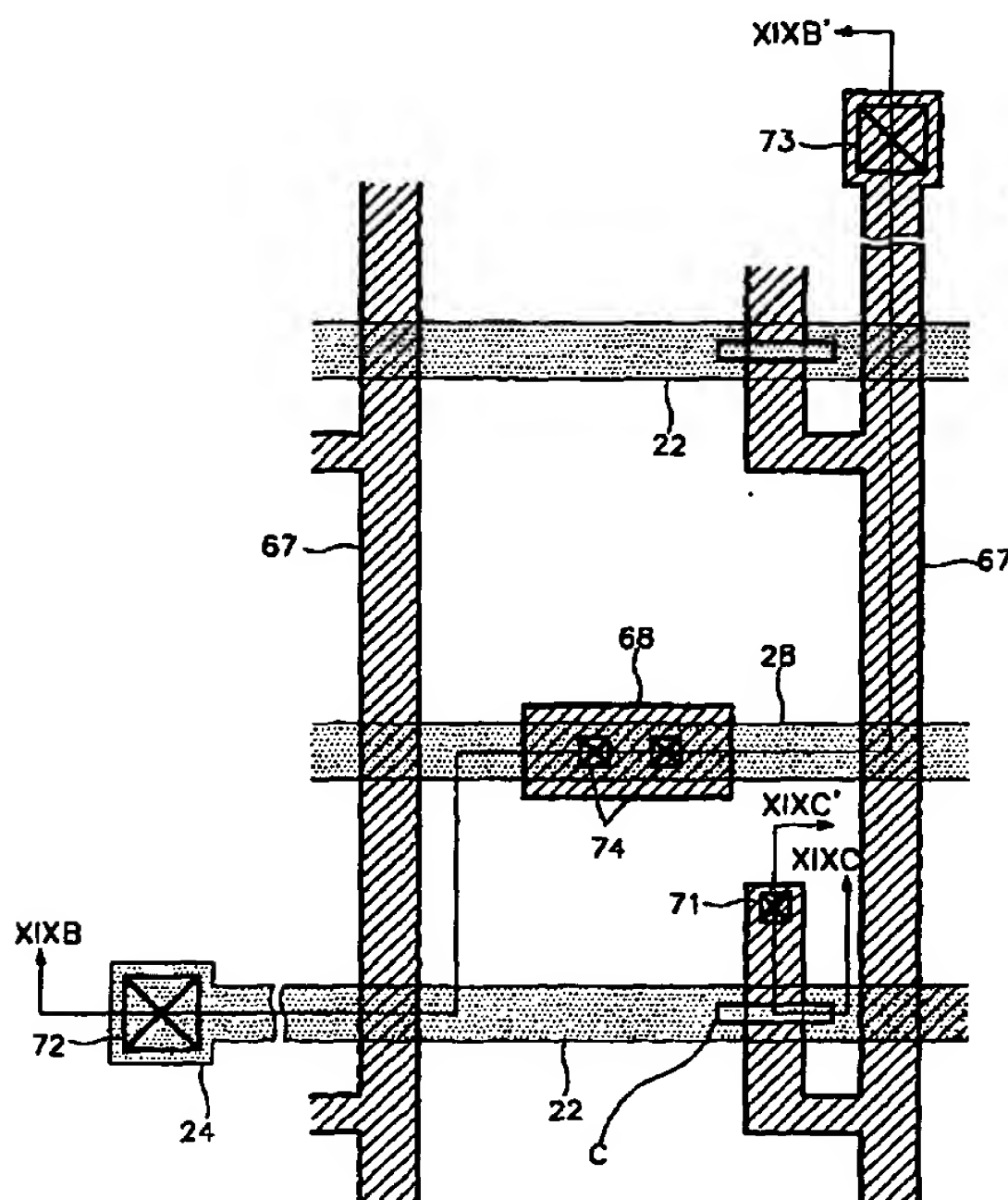
【図 3 2】



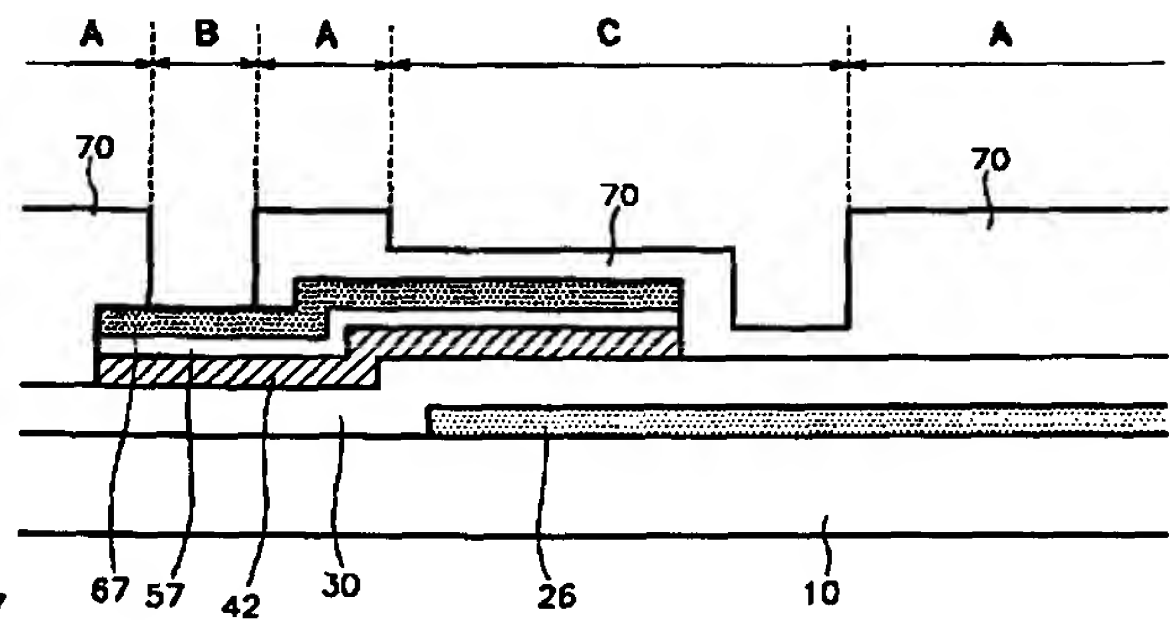
【図 3 3】



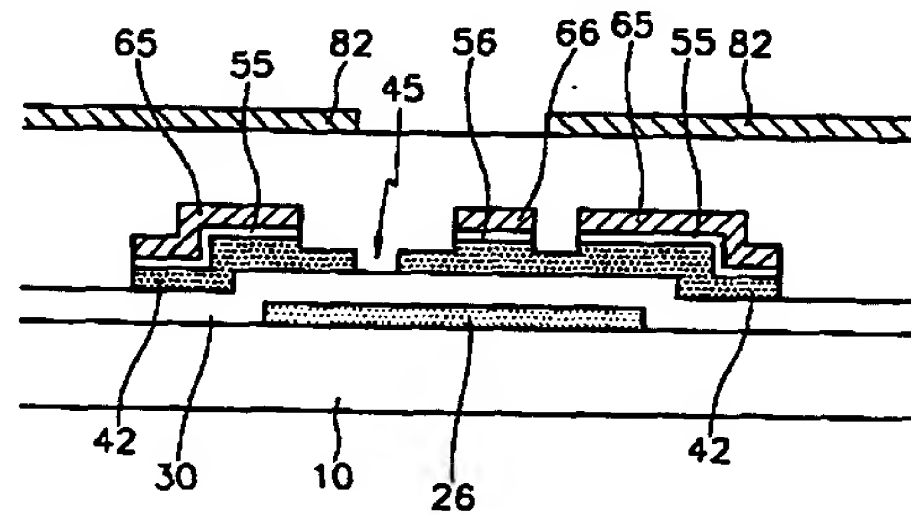
【図 3 4】



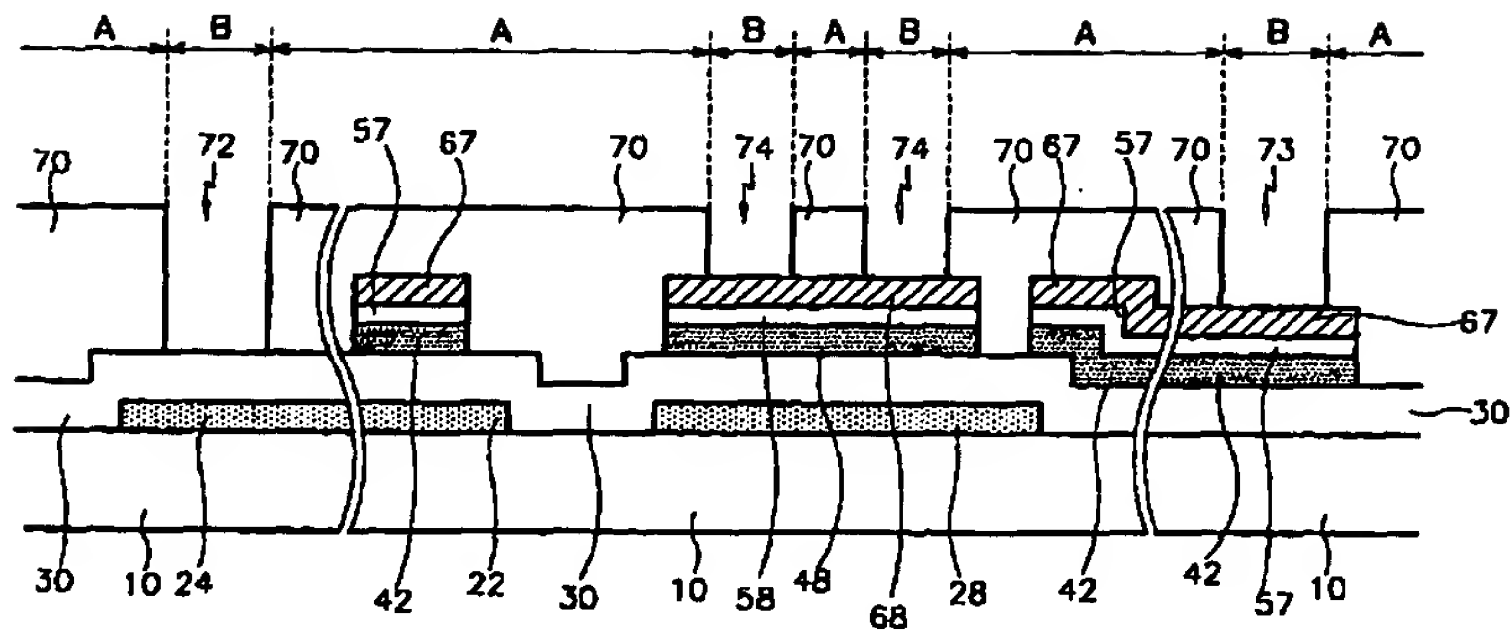
【図 3 6】



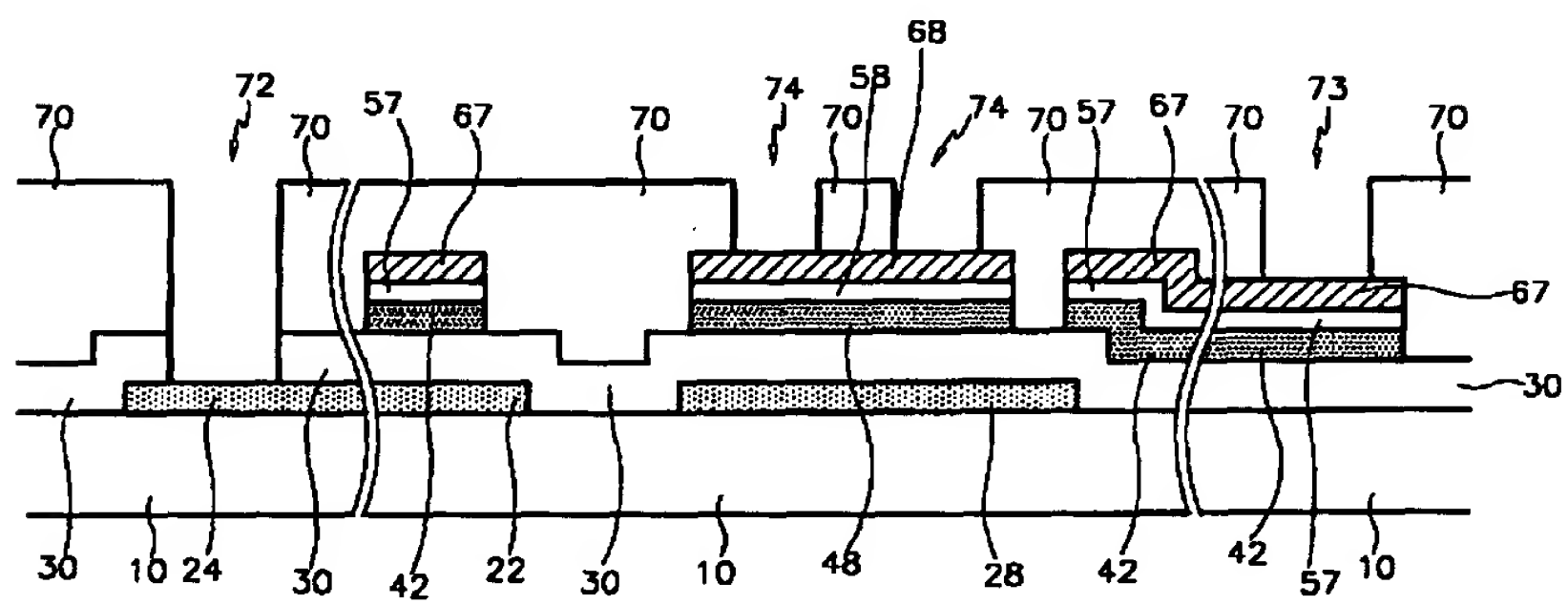
【図 5 1】



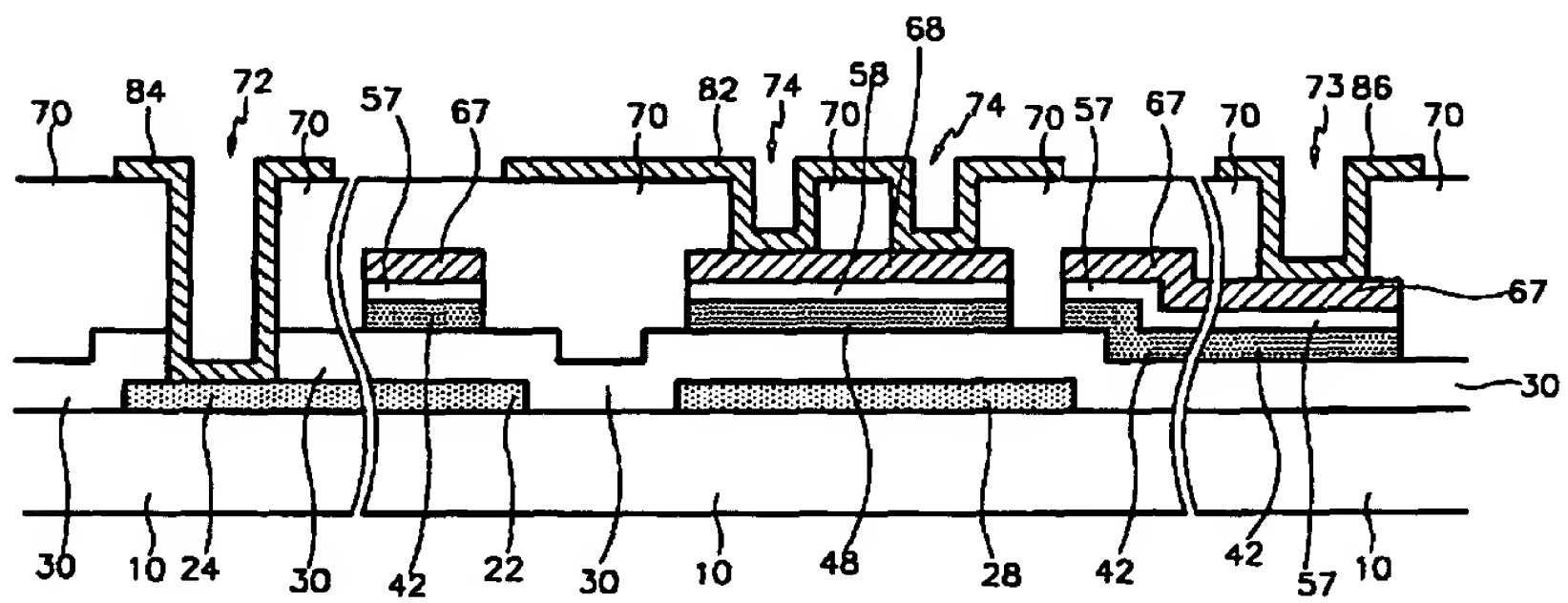
【図 35】



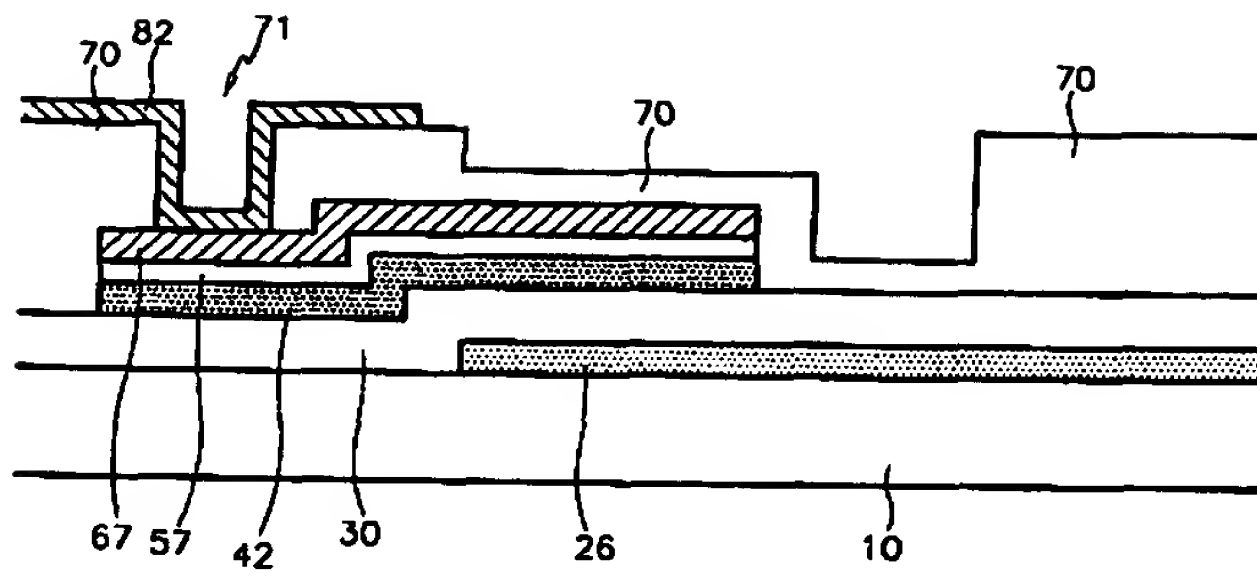
【図 37】



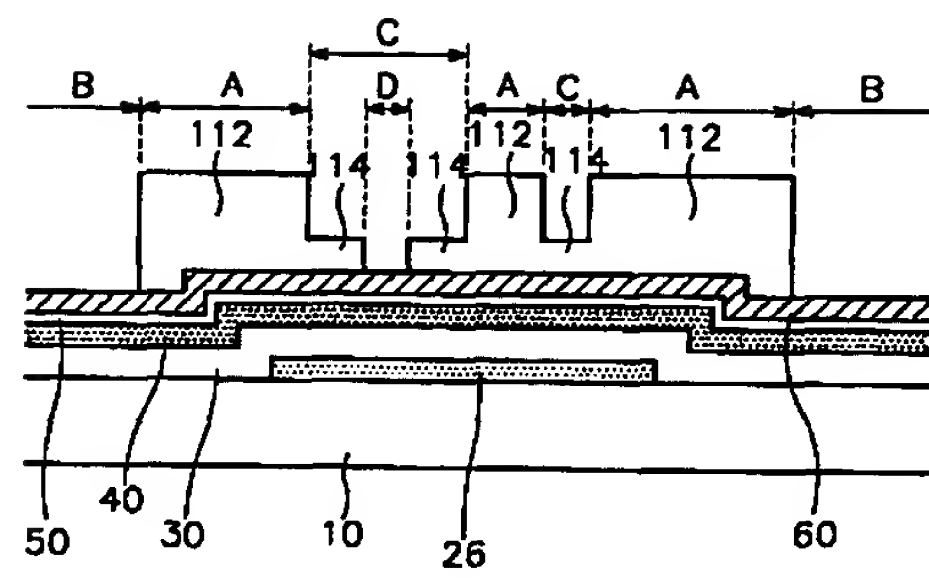
【図 38】



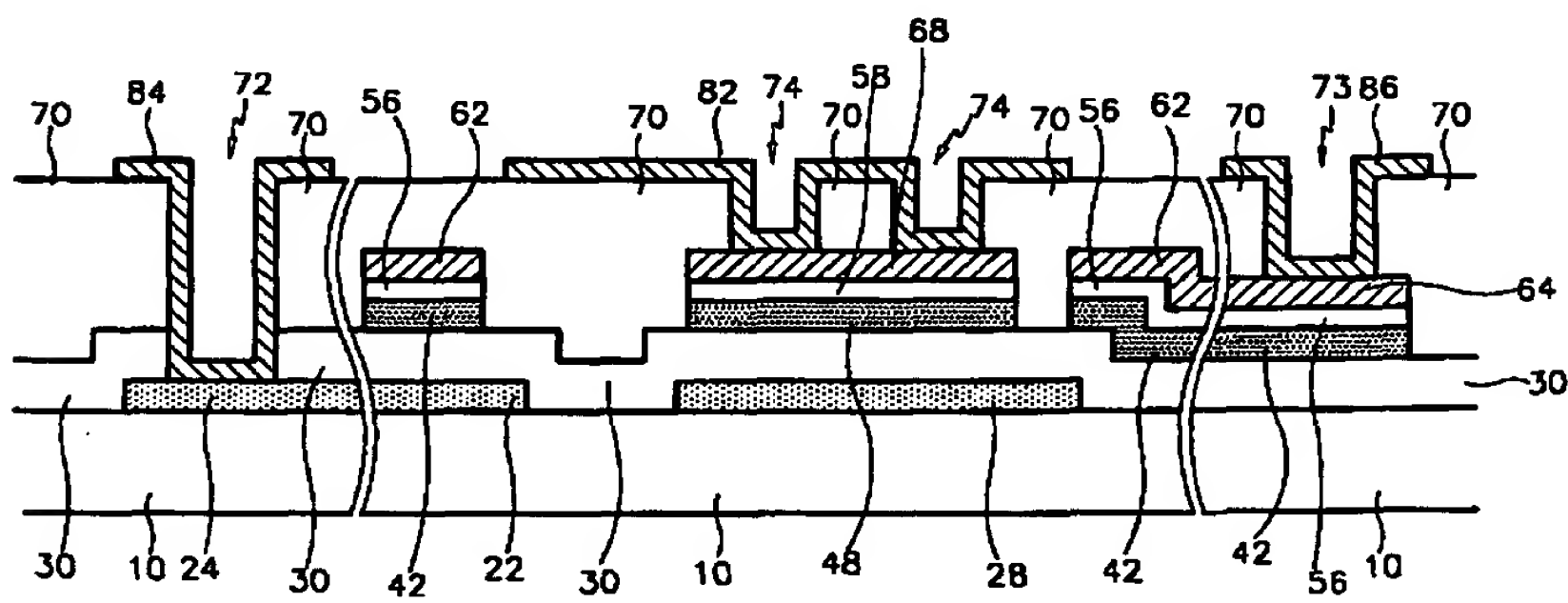
【図 39】



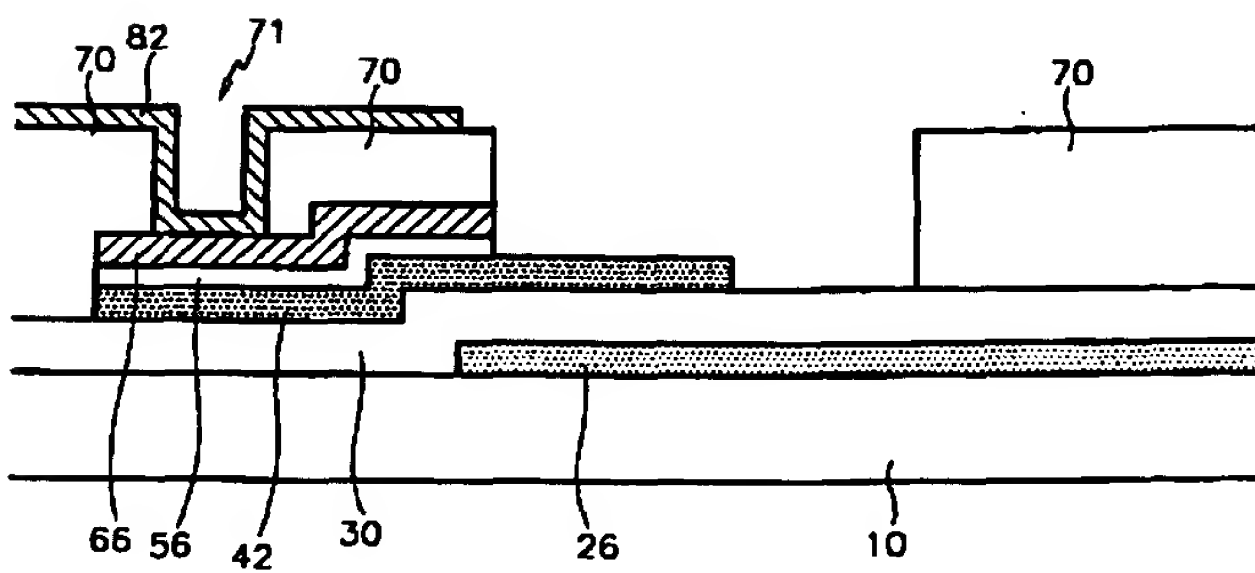
【図 52】



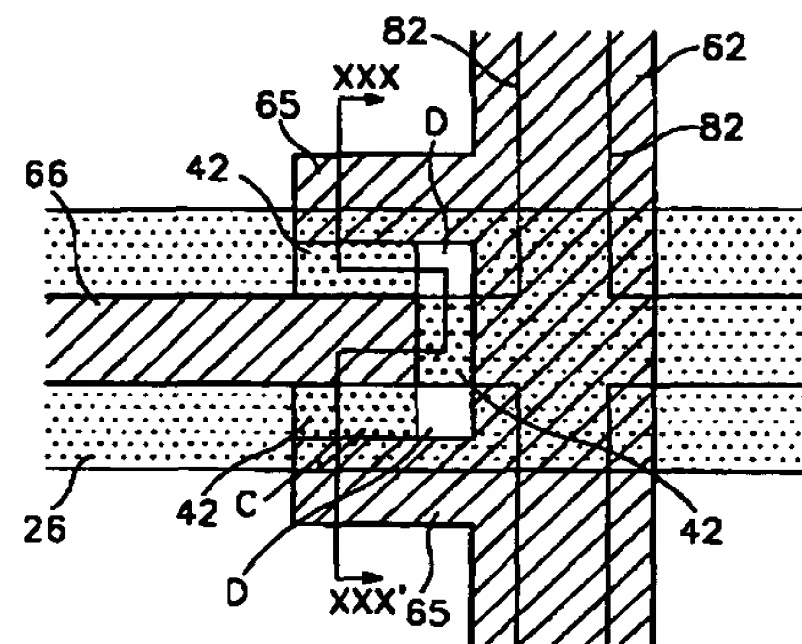
【図 40】



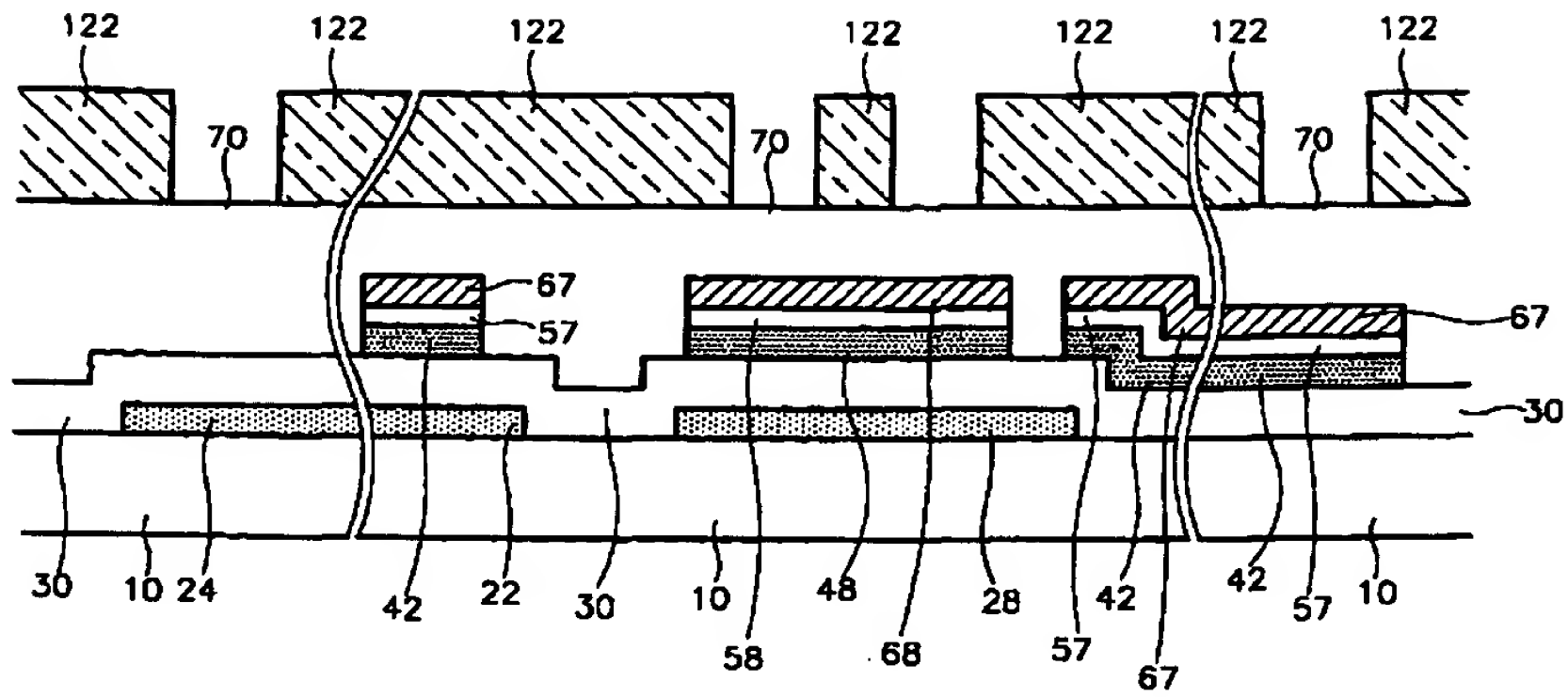
【図 41】



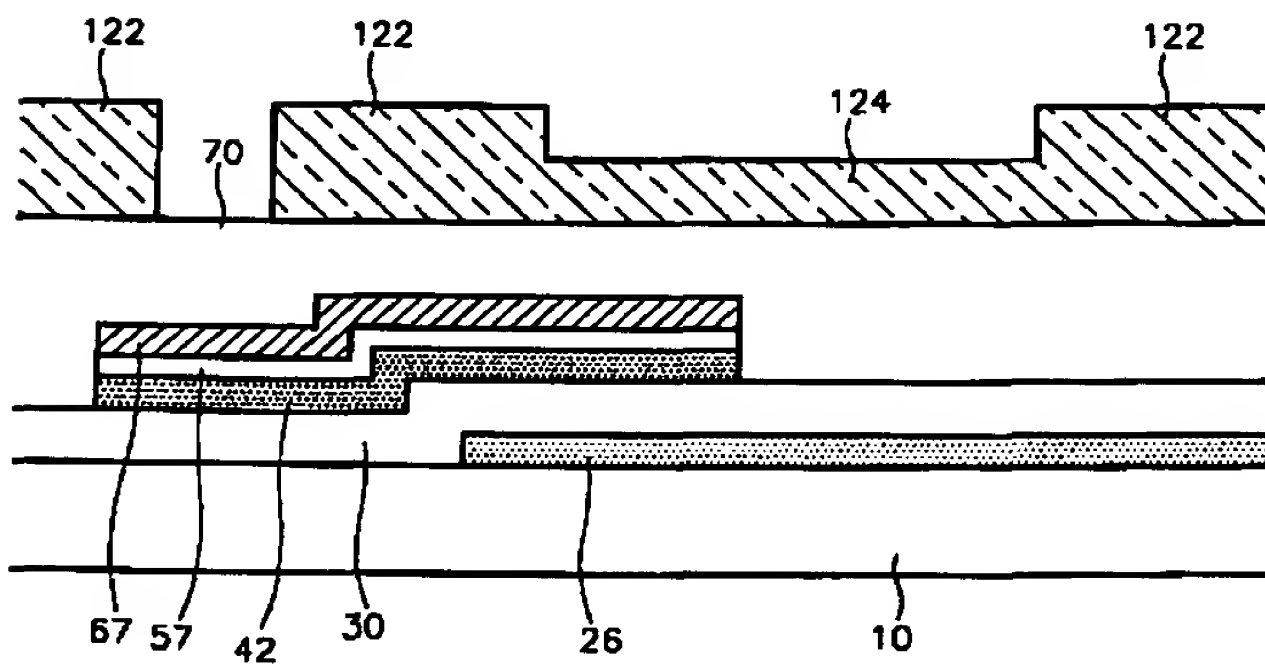
【図 50】



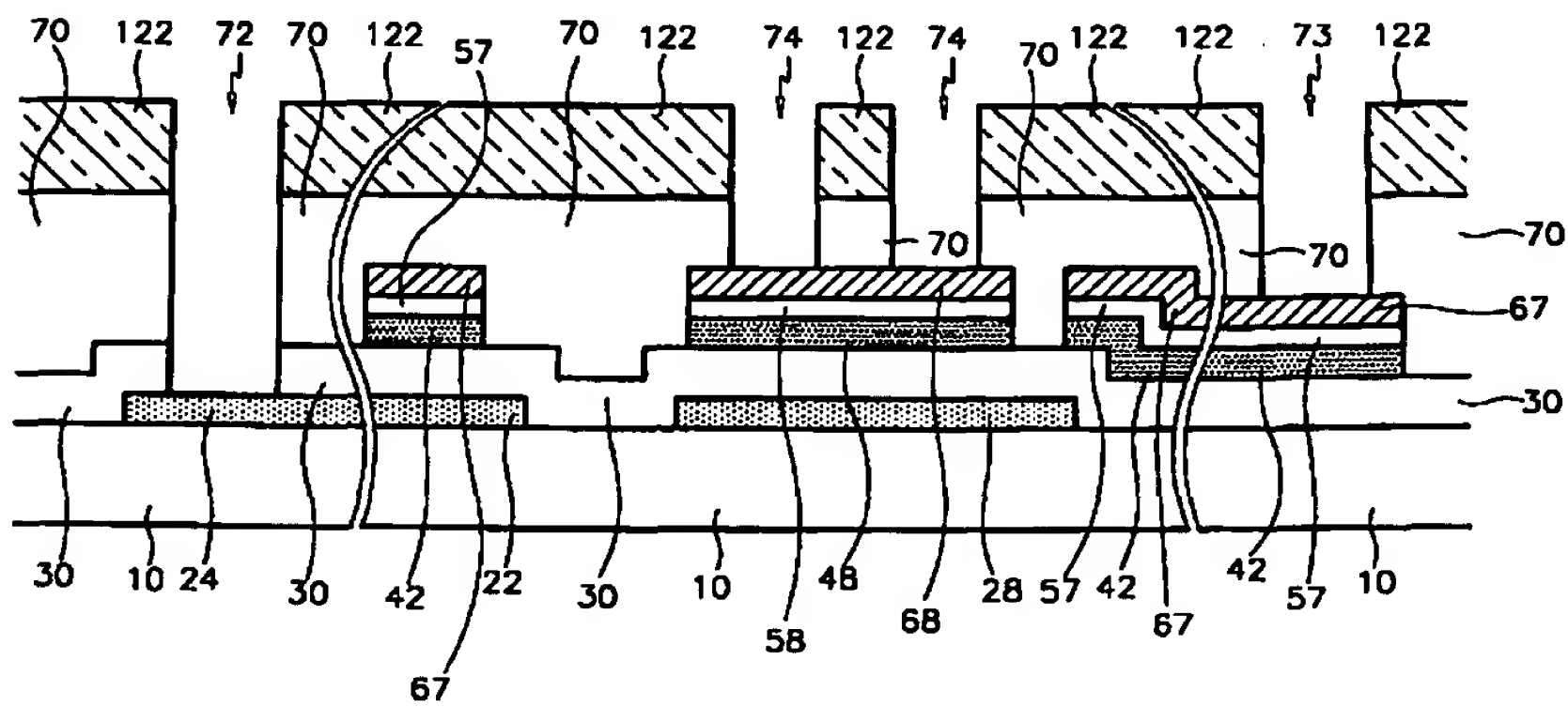
【図 4 2】



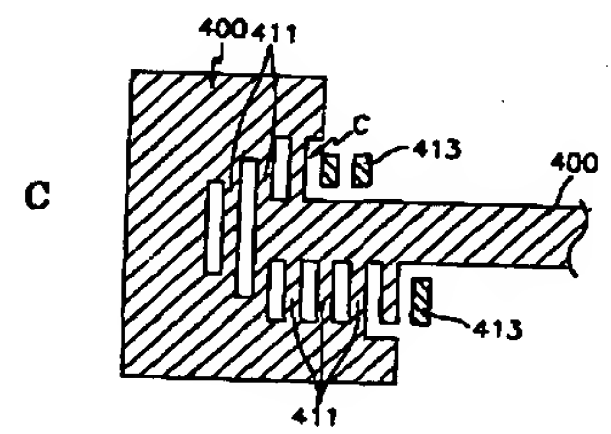
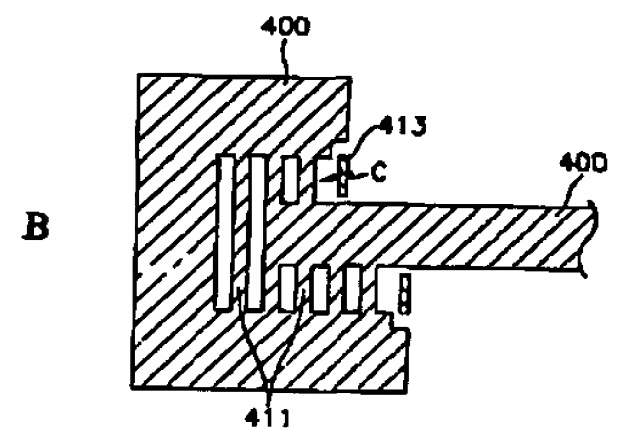
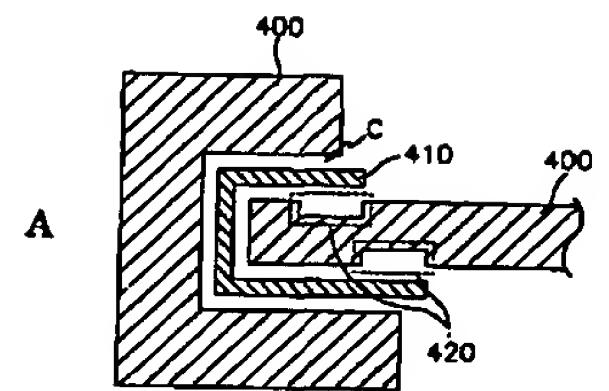
【図 4 3】



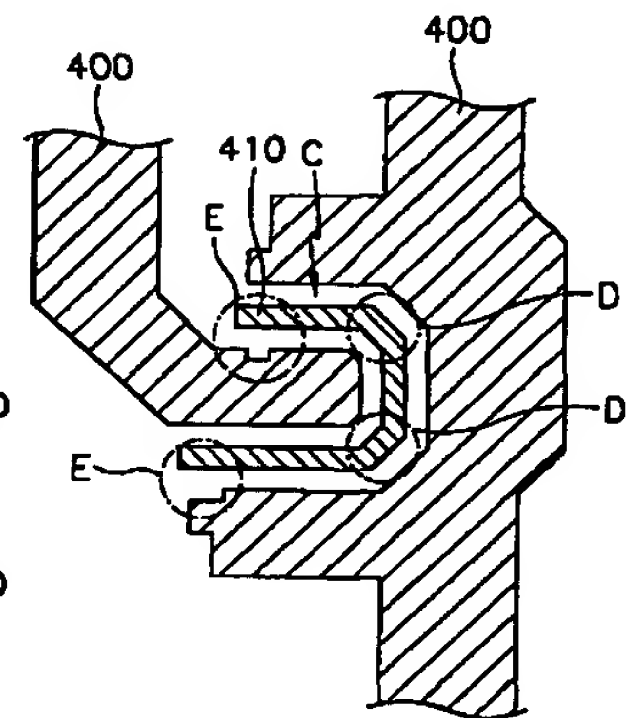
【図 4 4】



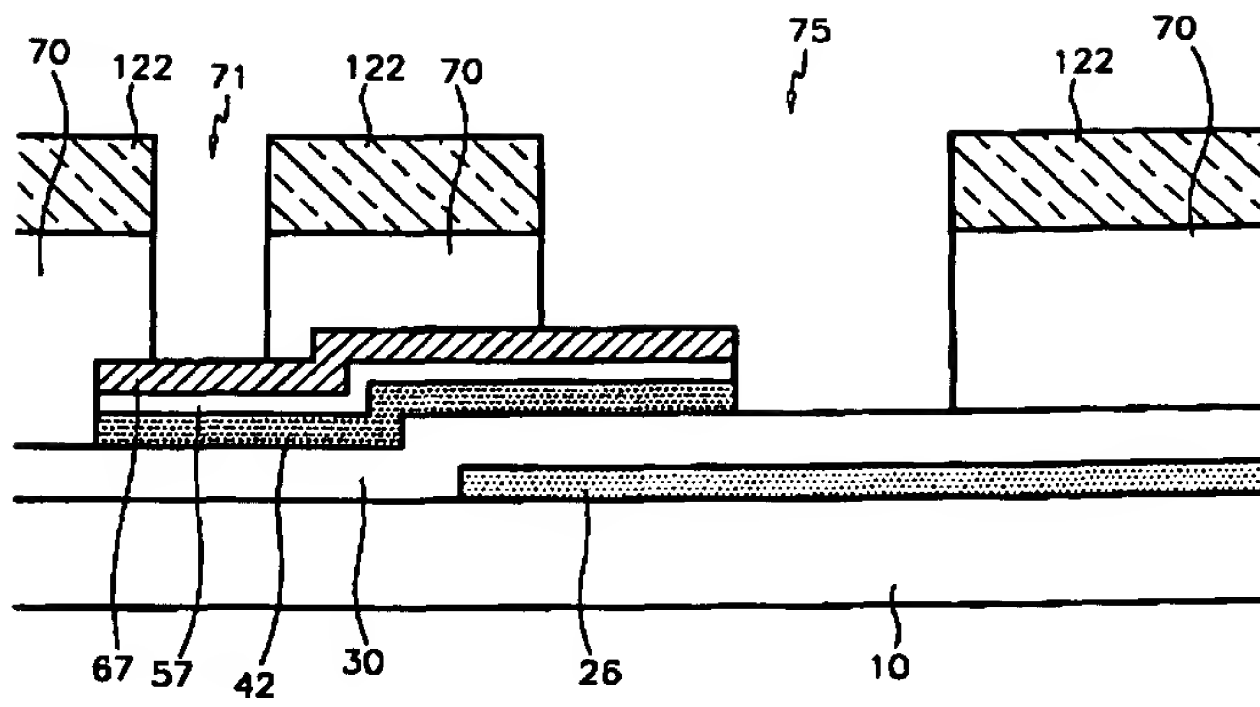
【図 6 1】



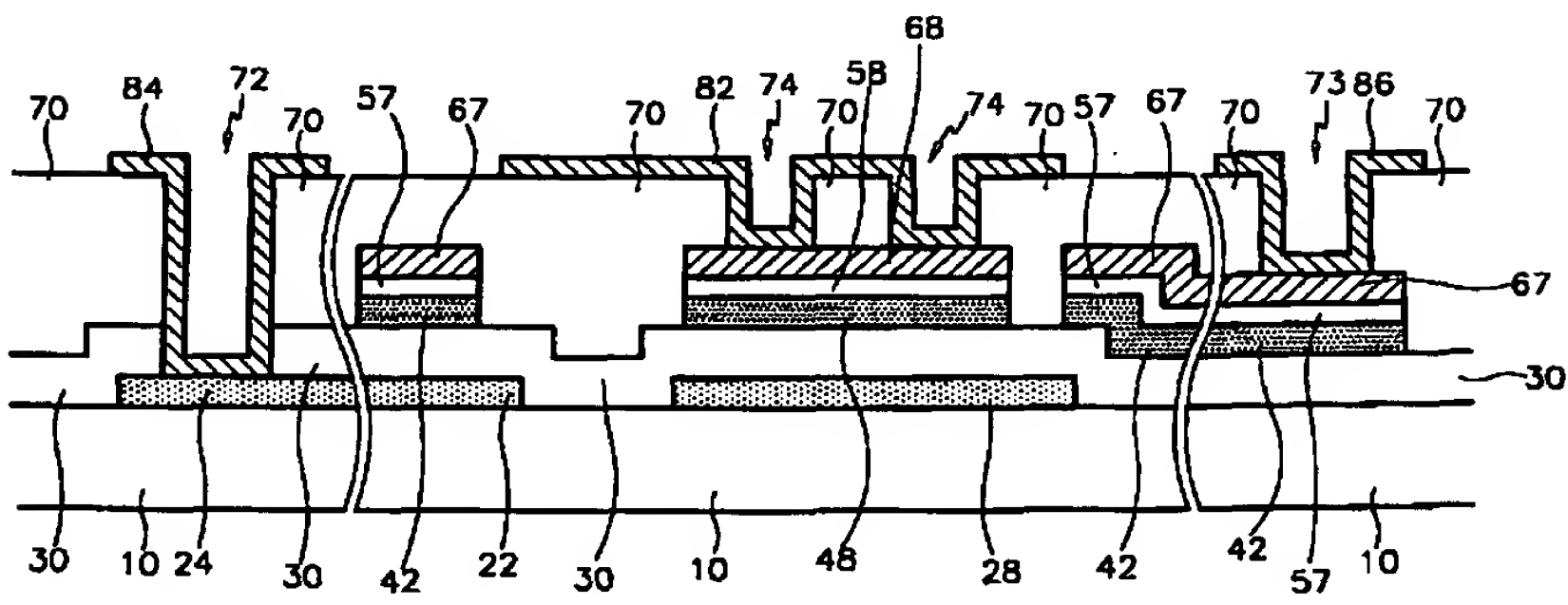
【図 6 4】



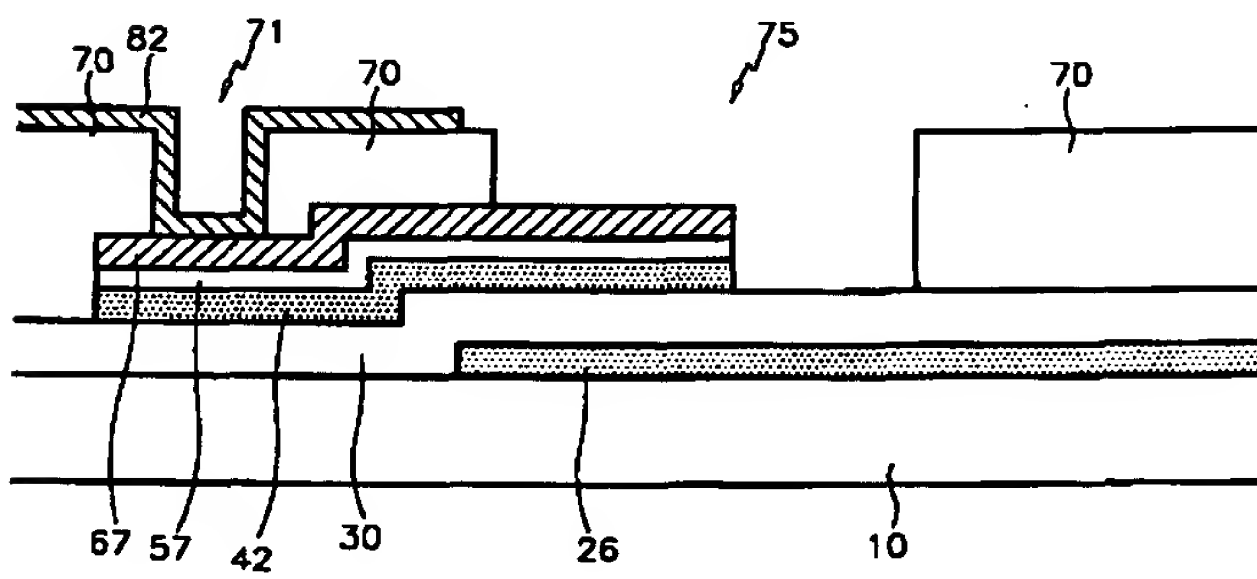
【図 4 5】



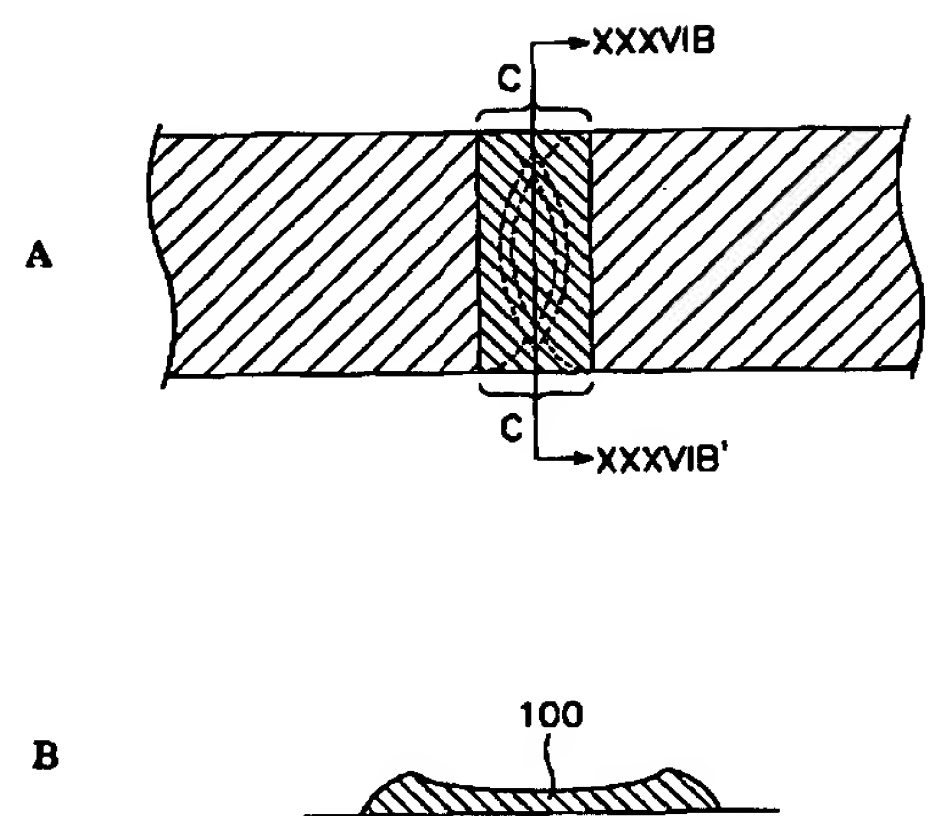
【図 4 6】



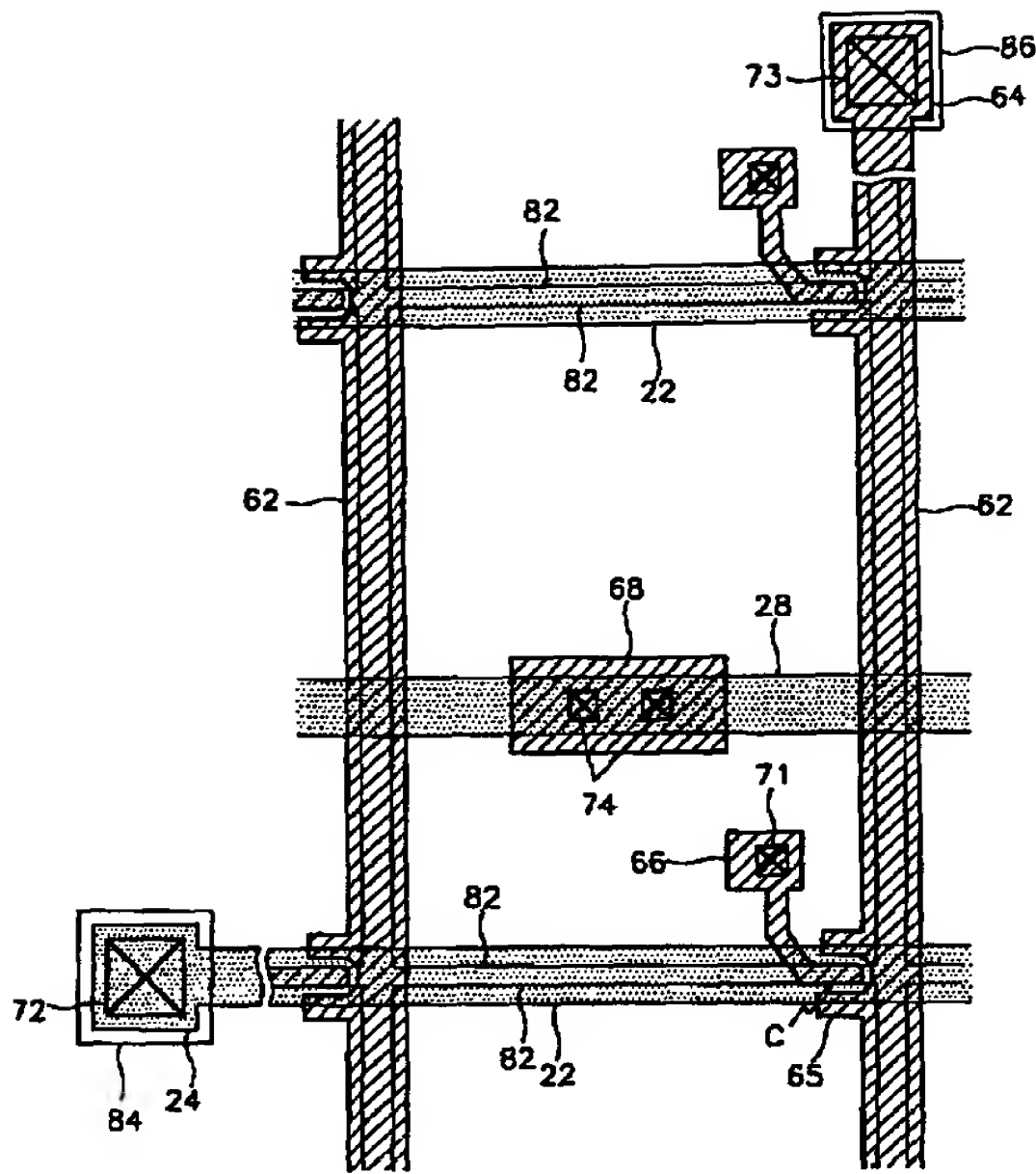
【図 4 7】



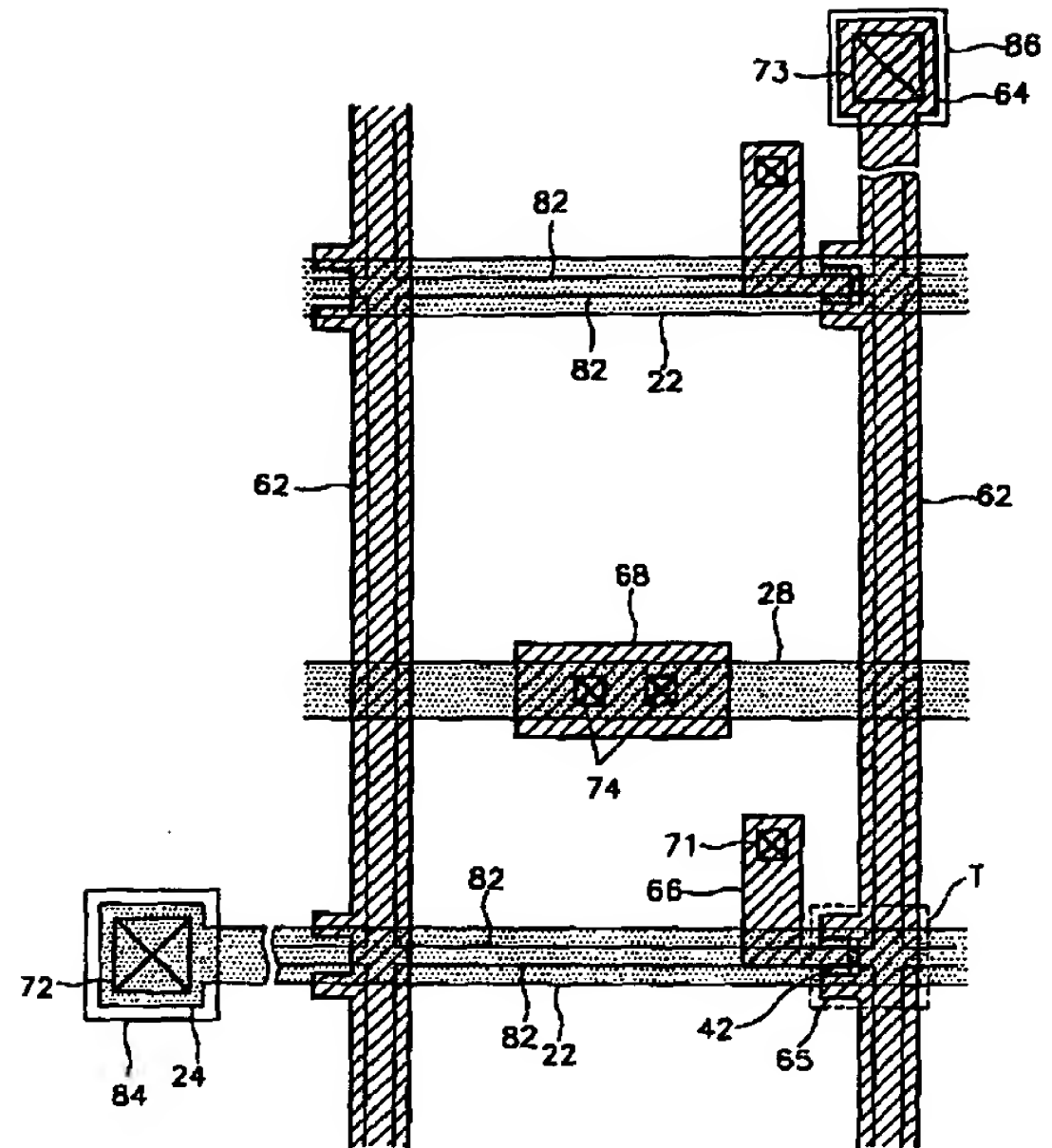
【図 5 8】



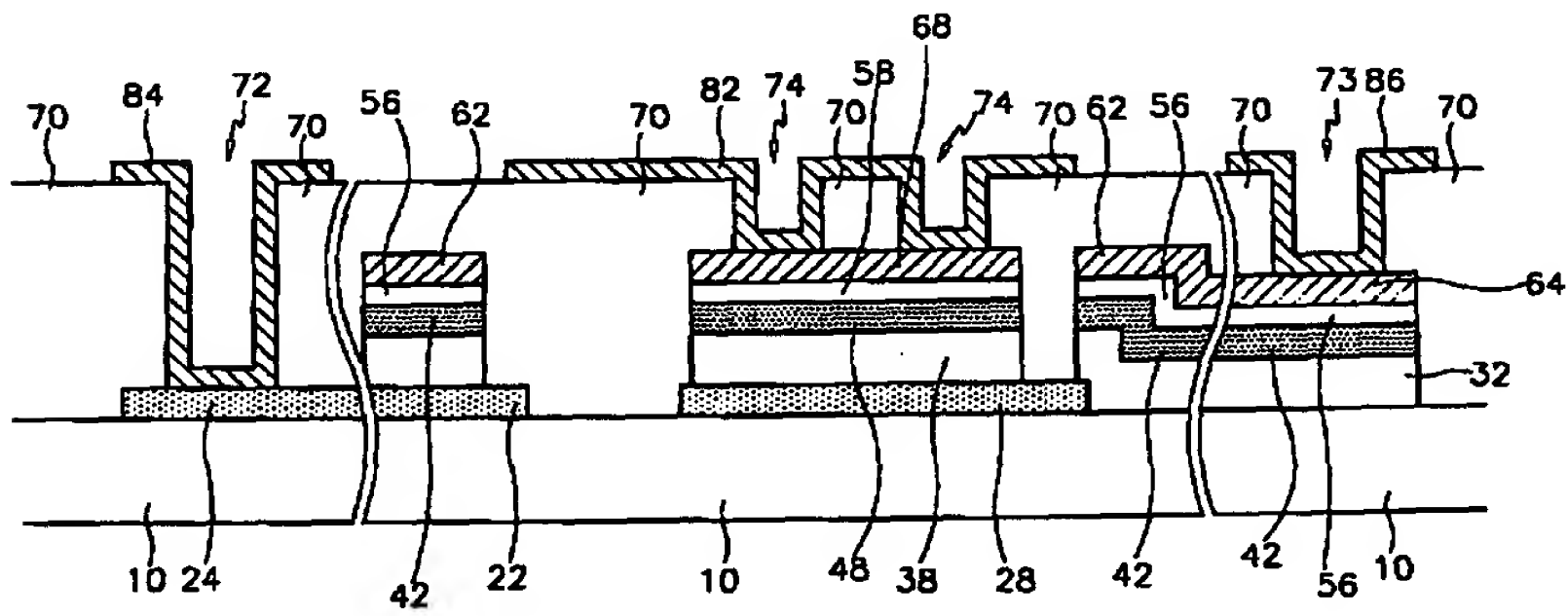
【図 48】



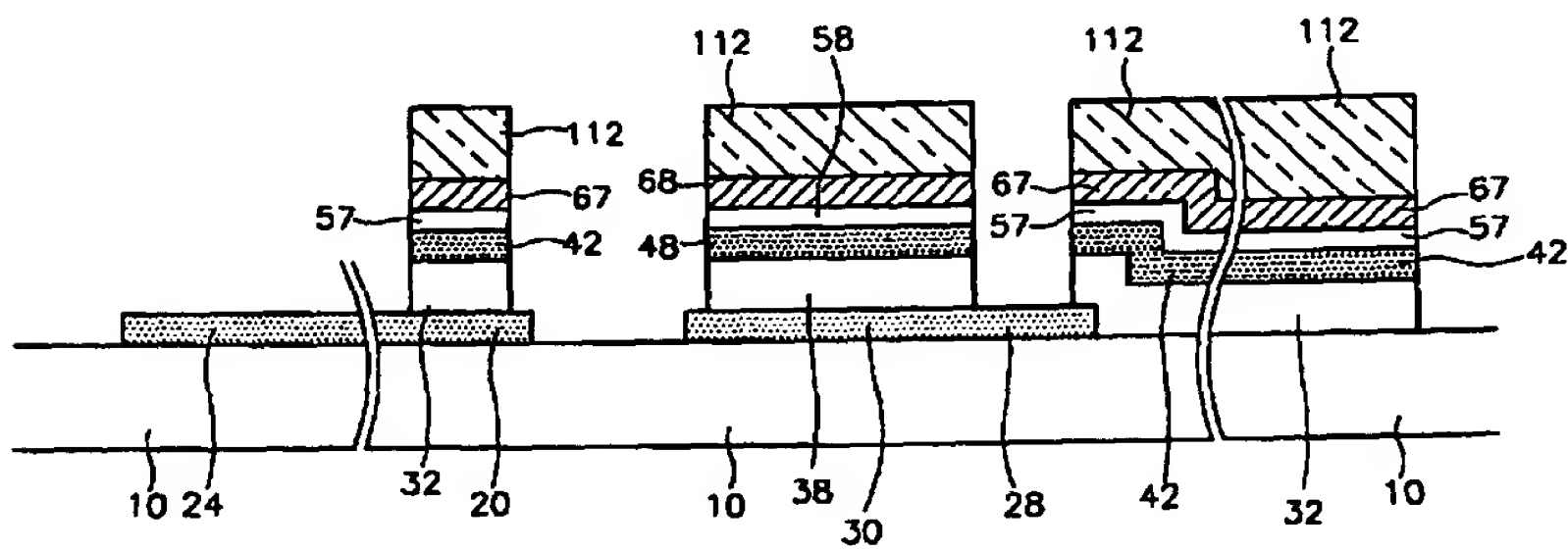
【図 49】



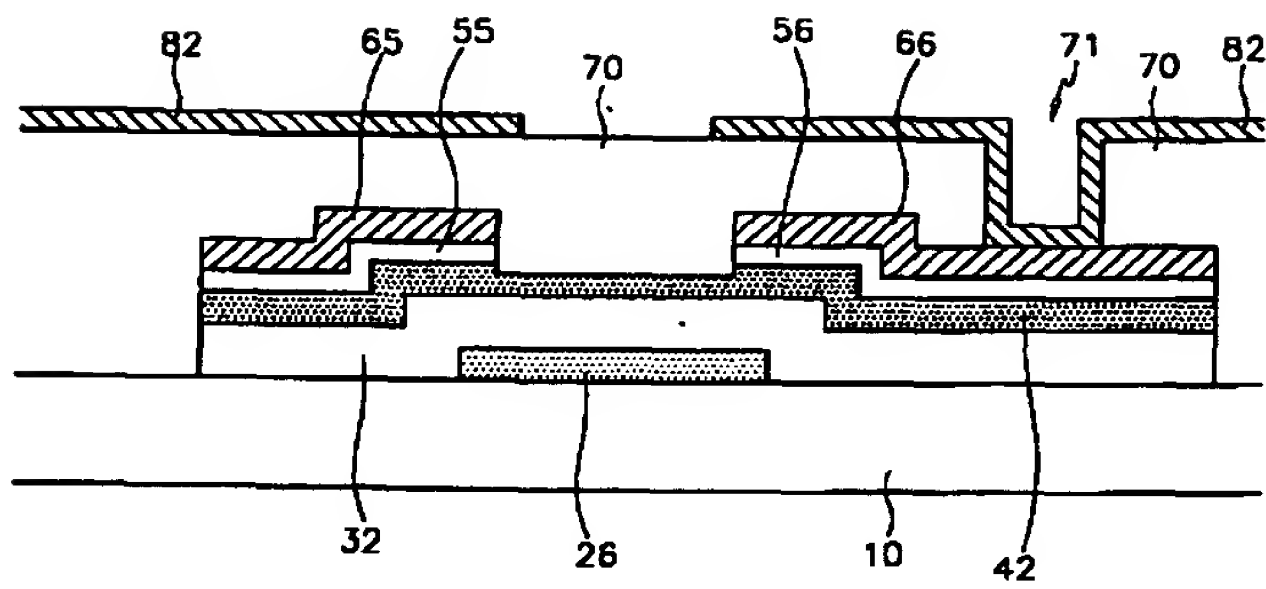
【図 53】



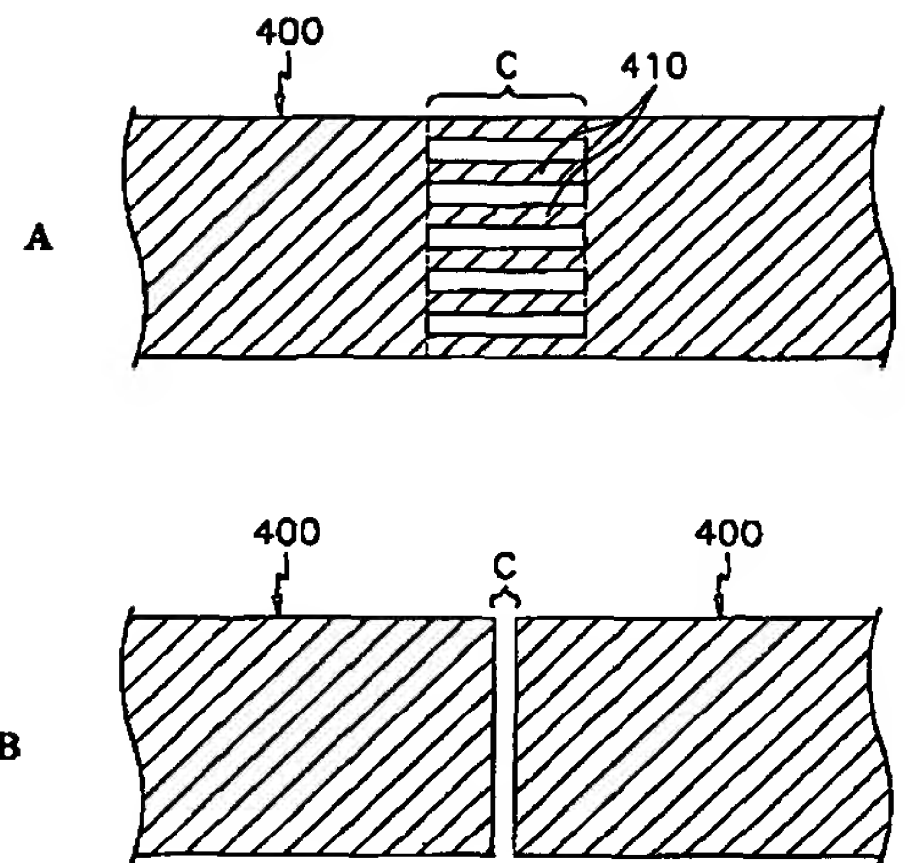
【図 55】



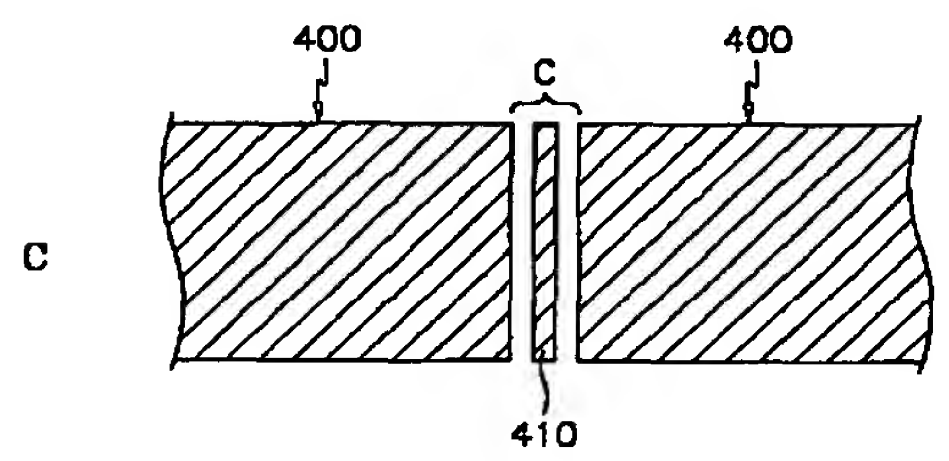
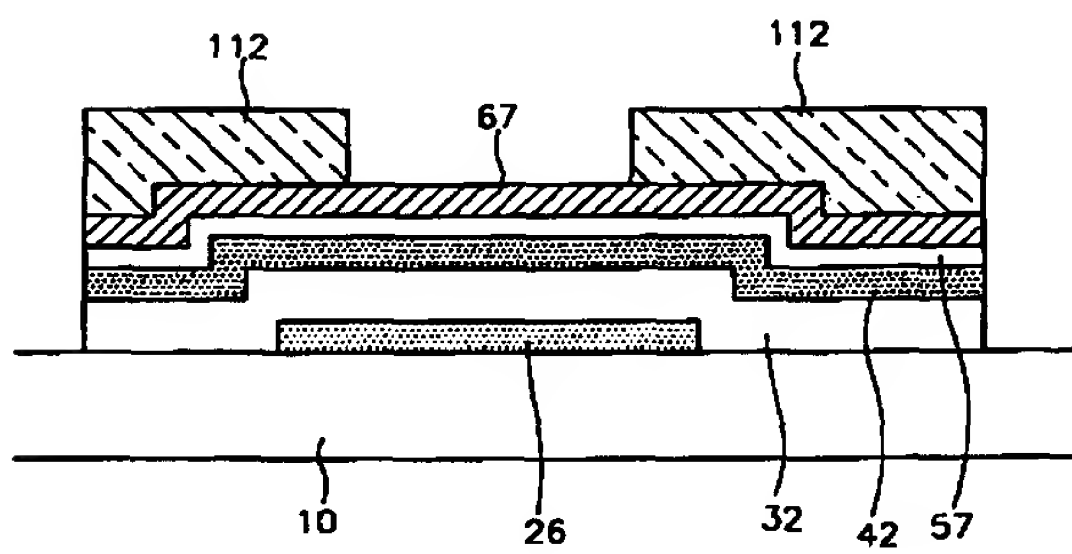
【図54】



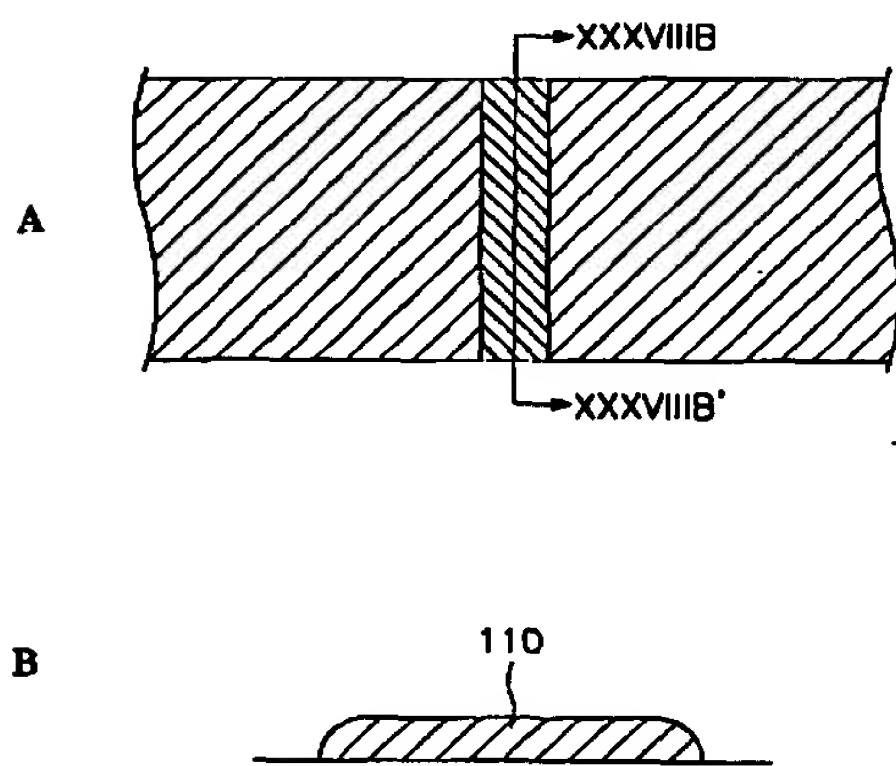
【図57】



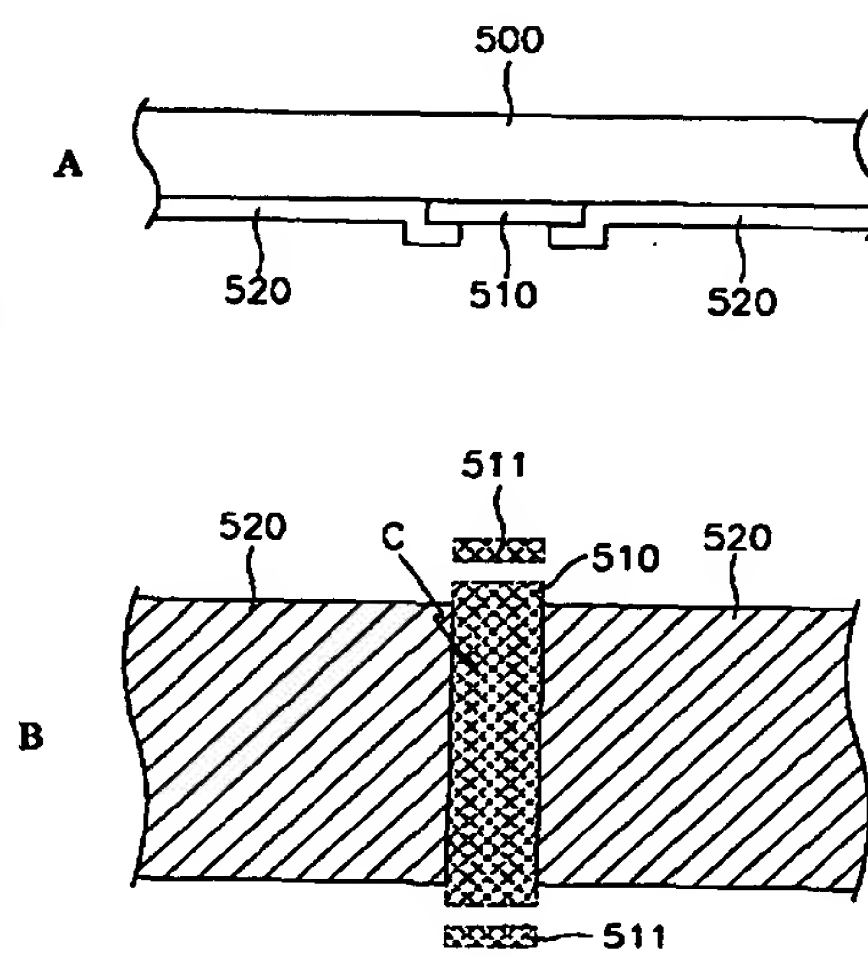
【図56】



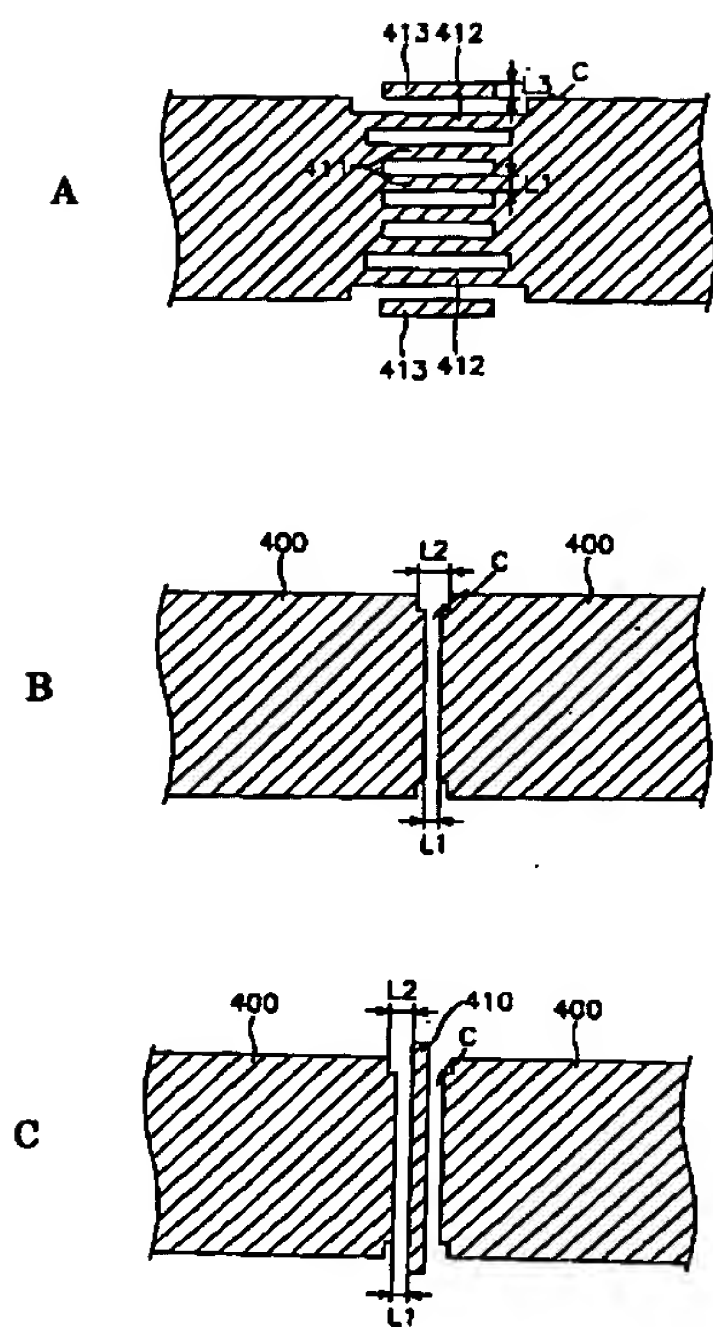
【図60】



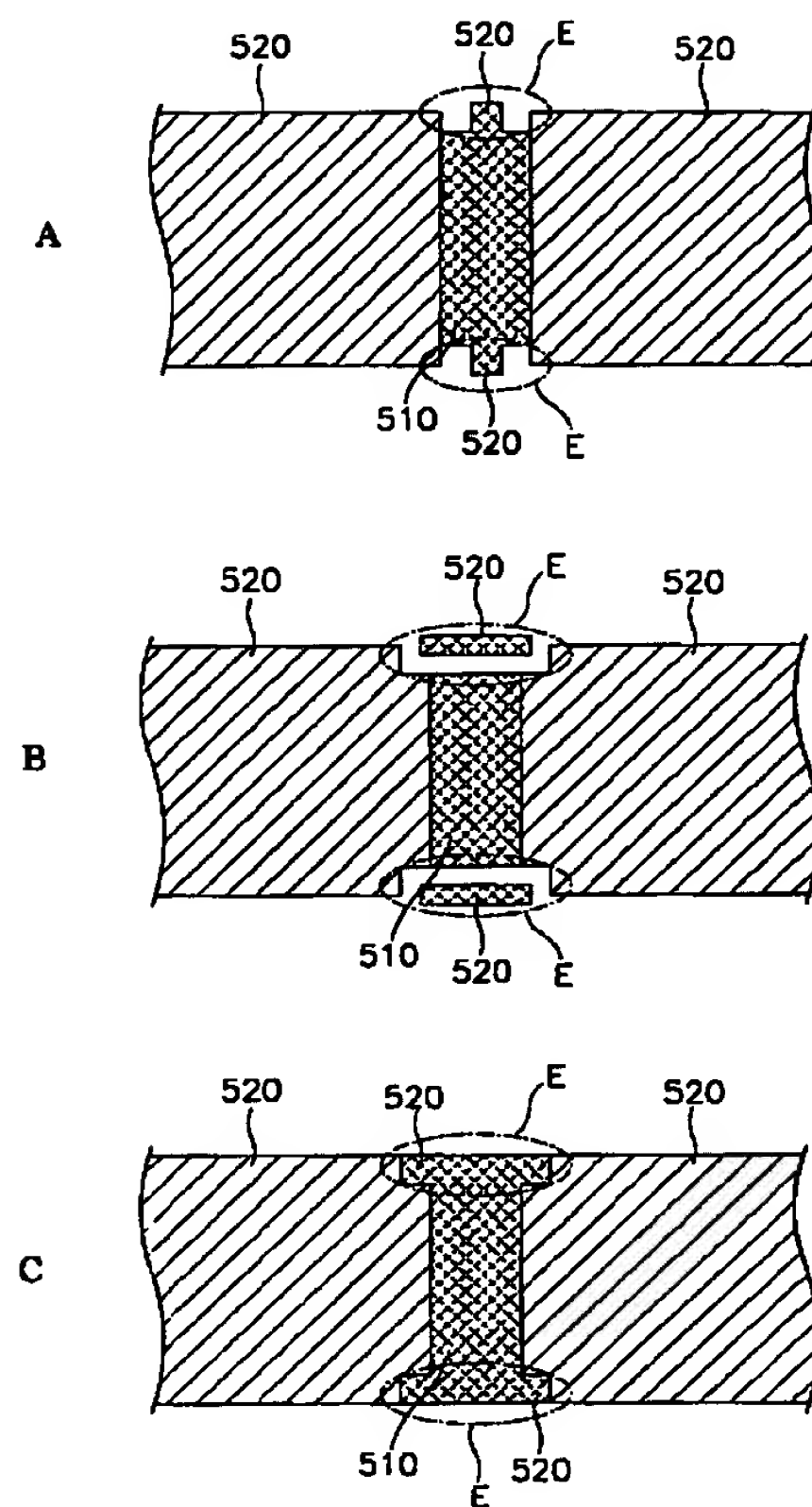
【図62】



【図 5 9】



【図 6 3】



【図 6 5】

